ＦＣＡＤ１０８ＳＰＣＩ－１６ＭＷ
取扱説明書

８チャンネル同時サンプリング

１６MWバッファメモリ内蔵

１４ビット高速アナログ変換基板

対応パソコン
IBM PC/AT互換機 （PCI）

２０１４年3月３１日　エラーメッセージ等見直し
２０１３年１２月１３日　関数セット見直し
２０１３年１２月２日　関数の引数型修正
２０１３年１０月１日発行　初版

フレックスコア

http://www.flexcore.jp

合同会社　フレックスコア

目次

本製品の使用・適用についての注意事項 5
故障・修理・サポート方法について 6
本製品の構成 6
第１章　導入・試運転 8
１－１　本製品の概要 8
１－２　ボード上の設定 8
１－３　入出力コネクタ・ピン接続 9
アナログ入力　プラグ：１７ＪＥ－２３３７０－０２（Ｄ８Ａ）　ＤＤＫ製・添付 9
デジタルコネクタ 10
１－４　入出力接続オプション 10
１－５　ボードのインストール 10
１－６　動作確認・試運転 10
第２章　信号入出力 11
２－１　アナログ入力回路 11
２－２　アナログ入力範囲 11
２－３　アナログ入力特性（誤差、ドリフト、雑音、保護対策） 13
２－４　デジタル入出力回路 13
第３章　制御・操作 15
３－１　ＡＤサンプリング動作、トリガ動作の様子 15
有限自動サンプリングモード 15
（無限）自動サンプリングモード 15
無限自動サンプリングモード 15
マニュアルサンプリングモード 15
３－２　オンボードメモリの構造、動作 15
３－３　制御レジスタアドレスマップ 16
３－４　ボード制御部リセット 17
３－５　アナログ回路接続設定・読出し 18
３－６　データコード指定 19
３－７　アナログ入力スキャン最終チャンネル指定・アナログ入力スキャン速度指定 20
３－８　クロック源選択 21
３－９　クロック源分周比設定 21
３－10　アナログトリガレベル設定 22
３－11　トリガモード設定（ソフトトリガ実行を含む） 23
３－12　マニュアルサンプリングスキャン 23
３－13　ステータス入力及びステータスクリア 24
３－13A　ステータスクリア操作 25
３－14　ＦＩＦＯメモリ保持データ数読込み 25
３－15　ＡＤデータ読出し 25
３－16　割り込み制御（要因設定） 26
３－17　割り込み要求クリア 26
３－18　マスタースレーブ接続 27
ボード上の設定 27
ボード間の接続 27
ソフトウェア設定 27
３－19　汎用デジタル入出力 27
第４章　ソフトウェア 28

４－１　本製品用ソフトウェアの種類 28
４－２　ドライバーのインストール 28
４－２－１　WindowsXP ドライバーインストール及びアンインストール 28
４－２－２　Windows 7 （X86：32 ビット）へのインストール 31
４－２－３　Windows 7 （X64：64 ビット）へのインストール 34
４－３　Windows 7 ドライバーのアンインストール 37
４－４　サンプルプログラムについて 38
４－５　サンプルプログラム、動作確認プログラムについて（補足） 38
４－６　関数仕様 40
【１】ボード、本ハンドラーの初期化 41
【２】サンプリング実行チャンネル数設定 41
【３】サンプリングモードの設定 41
【４】トリガ関連の設定A 41
【５】レンジトリガ関連の設定B 42
【６】オプション外部クロック値の設定 42
【７】クロック源、クロック値の設定 42
【８】サンプリングスタート 42
【９】本ハンドラーの終了 43
【10】ボードステータスの取得 43
【11】DLL管理バッファからのデータ読出し 43
【12】FIFOからの直接データ読出し 43
【13】マニュアルサンプリング 44
【14】汎用デジタル出力 44
【15】汎用デジタル入力 44
【16】リングバッファ指定有無 44
【17】アナログ入力モードの設定 44
【18】サンプリングの強制停止 45
【19】各フラグのクリア（全ボード一括実行） 45
【20】残りADデータの読込み（全ボード一括実行） 45
【21】スキャンスピードの設定（全ボード共通） 45
【22】メッセージ発信の設定 45
【23】本ハンドラーのバージョン情報取得 46
ＦＣＡＤ１０８Ｓ独自機能用関数セット 46
【24】ハーフフルサイズの取得 46
【25】使用済みメモリデータ数の取得 46
【26】有限サンプリング回数（トリガ後）設定機能 46
【27】AD入力モードの設定 47
【28】AD入力モードの取得 47
４－７　エラーコード 48
第５章　汎用デバイスドライバー仕様書 49
【１】ドライバーオープン 50
【２】ドライバースタート 50
【３】バイトリード 50
【４】バイトブロックリード 50
【５】ワードリード 51
【６】ワードブロックリード 51

【7】ダブルワードリード……51
【8】ダブルワードブロックリード……51
【9】バイトライト……52
【10】バイトブロックライト……52
【11】ワードライト……52
【12】ワードブロックライト……52
【13】ダブルワードライト……53
【14】ダブルワードブロックライト……53
【15】ドライバーストップ……53
【16】ドライバークローズ……53
エラーコード……54
第6章　保守、その他……55
6－1　故障・トラブル等の原因と対処……55
再点検、確認ポイント……55
ボードID……55
トリガ方法……55
デジタル入出力……55
アナログ入力……55
6－2　修理のときは……55
6－3　アナログ入力範囲の再調整……56
6－4　外部制御信号、タイミング等……56

本製品の使用・適用についての注意事項

（1）　本製品は、ＩＢＭＰＣ／ＡＴ互換機のＰＣＩバス拡張Ｉ／Ｏスロット、またはＰＣＩバス拡張Ｉ／Ｏボックスに装着して使用するものです。

（2）　本製品が組み込まれたシステムの運用対象・方法・場所・環境等によって、故障・誤動作等が生じた場合に起こり得る、身体・生命・財産等に対する損害の回避処置は同システムの設計・製作に別途付加・反映させて下さい。本製品自体には、前述の機能はなく、従って弊社では本製品が組み込まれたシステムの運用により発生した故障・誤動作・事故に起因する身体・生命・財産等の損害に対する責任は負えません。これは本製品の故障・誤動作が原因となった場合も含み、理由の如何を問いません。

（3）　本製品付属のソフトウェアは本製品利用の方法を示す例、またオプションの関連ソフトウェアは本製品利用の一般的便宜をはかるものであり、現在未発見のバグ存在の可能性も含めて、運用結果についての責任は一切負えません。
これらのソフトウェアには自身が組み込まれたシステムに故障・誤動作・事故等が生じた場合に起こり得る身体・生命・財産等に対する損害の回避機能はありません。御利用の場合は同システムの設計・製作で配慮・付加・反映させて下さい。

（4）　本製品（付属ソフトウェアを含む）、及びオプションの関連ソフトウェアは医用・航空機器用・その他高信頼性・高安全性を必要とするシステムに使用しないで下さい。

（5）　本製品付属のソフトウェアについて弊社は著作権を保持しますが、第３者の権利を侵害しない限りにおいて購入者は自身が製作するシステム等に自由に組み込み、販売する事もできます。但し、弊社製ソフトウェアのソースコードを含むソフトウェアを第３者に販売･移転するときは弊社の文書による事前許可を必要とします。

（6）　弊社では、本製品の販売・サポート・保証の範囲を日本国内に限っています。

（7）　本製品は改良のため仕様変更、価格改定を行うことがあります。

故障・修理・サポート方法について

（1）　納入後１年間は自然故障､及び弊社製造上の問題に起因した事が明らかな故障製品に対して無償修理を行います。

（2）　保証期間中であっても、次の場合は有償修理となります。

ア　取扱上の不注意、誤用による故障および損傷
イ　弊社以外での修理、改造、分解掃除等による故障および損傷
ウ　泥、砂、水などのかぶり、落下、衝撃等が原因で発生した故障および損傷
エ　火災、地震、水害、落雷その他の天変地異、公害や異常電圧による故障および損傷
オ　保管上の不備（高温多湿の場所等）や手入れの不備による故障
カ　接続している他の機器に起因して生じた故障
キ　その他使用者側の責に帰する故障

（3）　修理は宅配便によるセンドバックで行います。尚運賃は互いに発送する側が負担するものとします。
出張修理は行っておりません。簡単な故障であれば一週間程度で修理・返却が可能ですが、故障状況によっては更に日数を要します。

（4）　本製品使用上の質問・トラブル対応・故障修理などは入手経路の如何にかかわらず、弊社宛に直接御相談下さい。その際は、客観情報の整理・評価を行うために必ずレポートを御送付下さい。特にEmailで情報を頂く事で解決速度が大幅に向上する事が期待できます。（support@flexcore.jp）また、内容が複雑になっている場合はfax使用も有効です。

（5）　有償修理の場合の修理費用は、基本料金￥１０，０００円＋部品代となります。簡単な故障では凡そ２万円以下程度だと思われます。修理費用限度額がある場合は、お申し付け頂ければ超過する場合に御連絡致します。

（6）　修理品送付先

〒301-0853
茨城県龍ヶ崎市松ヶ丘３丁目１８番地３
フレックスコア
品質管理部　林
E-mail: support@flexcore.jp
Fax:050-3488-3354

本製品の構成

本製品は　ＦＣＡＤ１０８ＳＰＣＩ－１６MWボード
入出力プラグ（アナログ、デジタル各１個）
からなります。
ドライバーソフトウェア、取扱説明書（本文書）、サンプルプログラムなどについては、
弊社ホームページよりダウンロードをお願いします。

本機の仕様一覧

アナログ入力部

項目	ＦＣＡＤ１０８ＳＰＣＩ－１６MW
入力数・信号モード	８チャンネルシングルエンド（同時サンプリング）
入力範囲 （半導体マルチプレクサ制御）	±１０Ｖ／±５Ｖ／±２．５Ｖ／０～＋１０Ｖ／０～＋５Ｖ （１４ビット分解能の場合はバイポーラ設定のみ有効） 本機の入力範囲設定回路は高精度部品を使用しているため入力範囲を切り替えても通常の用途では再調整不要の誤差範囲に収まります。
入力インピーダンス	各チャンネル毎に１０MΩの終端抵抗を標準実装
クロストーク	－６５ｄＢ

ＡＤ変換部

項目		ＦＣＡＤ１０８ＳＰＣＩ－１６MW
分解能		１４ビットまたは１２ビット（マルチプレクサ切り替え）
単チャンネル サンプル速度	高速モード	２ｕＳ（５００KHｚ）
	低速モード	同上
複数チャンネル サンプル速度	高速モード	（１ｕＳ）＋（１ｕＳ／Ｃｈ）
	低速モード	（１ｕＳ）＋（４ｕＳ／Ｃｈ）
非直線性$_{max}$		±０．０１６%ＦＳ
正確度１	高速モード	±０．１７６%ＦＳ
	低速モード	±０．１５６%ＦＳ
正確度２	高速モード	±０．２９６%ＦＳ
	低速モード	±０．２７６%ＦＳ
内部雑音$_{typ}$		±４ＬＳＢ
温度ドリフト$_{typ}$		±２５ｐｐｍ／℃
ＡＤデータ・コード		バイナリまたは２の補数（ソフトウェア指定）

制御部等

項目	ＦＣＡＤ１０８ＳＰＣＩ－１６MW
クロック	クロック源：内部４０MHｚ／内部３２．７６８MHｚ／外部ＴＴＬ入力 分周機能：３２ビットプログラマブルカウンターによる分周（バイナリ）
トリガ	内部トリガ：プログラム上からの即トリガ アナログ入力（先頭チャンネル）の指定エッジ、レベルまたはレンジ 外部トリガ：外部ＴＴＬ入力の指定エッジまたはレベル
バッファメモリ	１６M語メモリ（ＦＩＦＯモード）
ＡＤデータ転送	ブロック転送（データ長はプログラムにより取得可能）若しくはワード単位転送
マスタースレーブ動作	マスターのクロック出力をスレーブに接続する事により可能
割り込み	割り込み要因：１回サンプリングスキャン終了、トリガ発生 サンプリングクロック、外部ＴＴＬ入力の指定エッジ ＦＩＦＯメモリのハーフフル遷移
汎用デジタル入出力	１ビットＴＴＬ入力、１ビットＴＴＬ出力（またはオープンコレクタ出力）
制御アドレス	組み込み対象システムのプラグアンドプレイ機能により連続アドレスを占有
基板寸法	ＰＣＩショートサイズ（１７４．３mm×９８．４mm）突起部を含まず
動作環境	周囲温度０℃～４０℃（結露しない事）、保存温度―１０℃～+８０℃（結露しない事）
付属品	入出力プラグ
電流消費	＋５Ｖ，１．６Ａ

第１章　導入・試運転

１－１　本製品の概要

本ボードは、SDRAM を使用した大容量 FIFO メモリ搭載アナログサンプリング基板で、指定された条件（クロック、トリガ、チャンネル数）に従って、自動サンプリングを行う構造となっています。ソフトウェア上では、条件設定、サンプリングスタート（トリガ待ちを含む）ステータス評価／使用メモリ量確認／データ取り込みだけで、動作タイミングなどの制御が不要です。そのため、リアルタイム制御或いは Windows 環境でのデータ処理等に最適です。

- 高精度部品の使用によりアナログ入力範囲切換え時の再調整不要
- サンプリング点数を制限しない大容量 FIFO メモリ（１６M 語標準）
- 複数クロック源（内部４０MHｚ／内部３２．７６８MHｚ／外部 TTL 入力）
- 複数トリガモード（ソフトウェア即トリガ／アナログトリガ／外部トリガ）
- クロック入出力機能により複数ボードの同期運転可能
- サンプルホールド IC による同時サンプリングの実現

１－２　ボード上の設定

SW-BN:ボード番号設定スイッチ（出荷時：０／複数ボード使用時のボード認識用）
アナログ入力スケール選択：MUX による電子回路切り替え機能（±１０V、±５V、±２．５V等）
アナログ入力範囲極性選択：MUX による電子回路切り替え機能（バイポーラ／ユニポーラ切り替え）
アナログ入力スパン切り替え選択：MUX による電子回路切り替え機能（Aモード／B モード）
アナログ入力分解能選択：MUX による１４ビット／１２ビット切り替え
S-POL:ジャンパープラグによる機能切り替え（デジタル出力の論理：正論理／負論理）
S-PUP:ジャンパープラグによる機能切り替え（デジタル出力の構造：プルアップ抵抗有無切り替え）
S-CKZ:外部クロック入力終端
TM0:オフセット調整トリマ
TM1:ゲイン調整トリマ
TM2:バッファオフセット調整トリマ

FS1:＋５Ｖ電源出力保護ヒューズ（FRPU-2.0A：浜井電球製）
CN1:アナログ入力コネクタ（３７ピン D-SUB）
CN2:デジタル入出力コネクタ（８ピン丸型コネクタ）

１－３　入出力コネクタ・ピン接続

アナログ入力には３７ピン D-SUB コネクタ、また汎用デジタル入出力を含む制御信号入出力には８ピン丸型コネクタを使用しており適合プラグ各１個が添付されています。

アナログ入力　プラグ：１７ＪＥ－２３３７０－０２（Ｄ８Ａ）　ＤＤＫ製・添付

基板側：１７ＬＥ－１３３７０－２７（Ｄ４ＡＢ）　ＤＤＫ製・実装

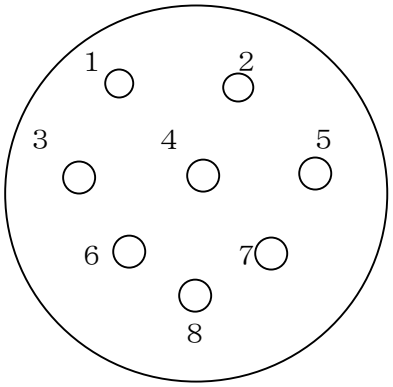
図１－３Ａ　アナログ入力コネクタ（ＣＮ１）ピン接続

信号名	機能	ピン番号		ピン番号	信号名（機能）
CH0	CH0入力	1	○		
				○ 20	AG（アナロググランド）
CH1	CH1入力	2	○		
				○ 21	AG（アナロググランド）
CH2	CH2入力	3	○		
				○ 22	AG（アナロググランド）
CH3	CH3入力	4	○		
				○ 23	AG（アナロググランド）
CH4	CH4入力	5	○		
				○ 24	AG（アナロググランド）
CH5	CH5入力	6	○		
				○ 25	AG（アナロググランド）
CH6	CH6入力	7	○		
				○ 26	AG（アナロググランド）
CH7	CH7入力	8	○		
				○ 27	AG（アナロググランド）
	空きピン	9	○		
				○ 28	空きピン
	空きピン	10	○		
				○ 29	空きピン
	空きピン	11	○		
				○ 30	空きピン
	空きピン	12	○		
				○ 31	空きピン
	空きピン	13	○		
				○ 32	空きピン
	空きピン	14	○		
				○ 33	空きピン
	空きピン	15	○		
				○ 34	空きピン
	空きピン	16	○		
				○ 35	空きピン
	空きピン	17	○		
				○ 36	空きピン
	空きピン	18	○		
				○ 37	DG（デジタルグランド）
	＋５Ｖ出力	19	○		

注　アナロググランドとデジタルグランドはボード内部で接続されています。

デジタルコネクタ

図１－３Ｃ　デジタル入出力コネクタ・ピン接続



添付プラグの半田付け側面視

１ピン：割り込み入力
２ピン：トリガ入力
３ピン：クロック入力
４ピン：クロック出力
５ピン：汎用デジタル入力
６ピン：汎用デジタル出力
７ピン：＋５Ｖ出力
８ピン：デジタルグランド

１－４　入出力接続オプション

本製品を含む３７ピンＤ－ＳＵＢコネクタを使用したアナログ変換基板共通のＢＮＣ端子ボックス（ＣＢＯＸ－０１４　１６Ｃｈ）が用意されています。本ボックスは、アナログ変換基板と２本の１m長ケーブルで接続され、アナログ入力をＢＮＣ端子で、デジタル入出力をＢＮＣ端子／端子台で処理する事ができるため、信号の取り回しが容易です。

１－５　ボードのインストール

本製品はプラグアンドプレイに対応した PCI ボードです。そのため御使用に先立ち組み込むパソコンにインストール（認識、リソース割当て）する必要があります。そのためのステップは次の通りです。

１　まず、弊社ホームページよりドライバーパッケージをダウンロードします。そして、このパッケージを展開解凍し、その後インストール作業を行います。この際、本ボードはまだパソコンに取り付けてはいけません。

２　デバイスドライバーをインストールした後、一旦パソコンの電源を落とし、その後本ボードを PCI スロットに取り付けてからパソコンの電源を再投入します。一旦システムトレイにドライバーインストール中のメッセージが表示され、一分ほど待っていると、ドライバーがインストールされ、ハードウェアの使用準備ができた旨、表示されます。

３　この段階で本ボードを使用する事ができる状態になっていますので、必要に応じ適宜弊社ホームページよりサンプルプログラムをダウンロードして頂き実行モジュールを作成するか、或いはご自身で使用される言語システムを利用した開発を開始する事ができます。より詳細な内容については４－１章を参照して下さい。

１－６　動作確認・試運転

Windows7 対応の動作確認プログラムを用意しています。詳細は弊社ホームページよりダウンロードできるソフトウェアキットを参照してください。

第２章　信号入出力

２－１　アナログ入力回路

アナログ入力は、各チャンネル毎に専用バッファアンプ及びサンプルホールドアンプで受けた後、マルチプレクサで順次切り替えＡＤ変換される構造です。

アナログ入力範囲はボード上のＭＵＸ（ＭＵＸ１～ＭＵＸ３）によって選択され、絶対最大定格は±４０Ｖとなっています。

２－２　アナログ入力範囲

アナログ入力範囲は、ボード内ＭＵＸによって表２－２Ａの中から選択します。１２ビット分解能は、１／４０９６ですが、公称入力範囲で正直に調整するとＡＤ変換値１デジット当たりの電圧値が割り切れない値となります。そこで、Ａモードと称し、公称入力範囲を４０００で除した分解能を採用したモードを準備しています。１４ビットでも同じように通常は公称入力範囲を１６３８４で除した値が１デジットあたりの電圧値になりますが、これを避けるため、Ａモードとして公称入力範囲を１００００で除したモードを用意しています。

表２－２Ａ　１２ビットモードでの入力範囲・分解能・正確度

公称入力範囲	範囲モード	実際の入力範囲 （±１０Ｖを越えた部分は無効）	分解能 mV/digit	正確度
±１０Ｖ	Ａ	－１０．２４Ｖ～＋１０．２３５Ｖ	５	表２－２Ｃ１
	Ｂ	－１０．０００Ｖ～＋９．９９５１２Ｖ	４．８８	
±５Ｖ	Ａ	－５．１２Ｖ～＋５．１１７５Ｖ	２．５	
	Ｂ	－５．０００Ｖ～＋４．９９７５６Ｖ	２．４４	
±２．５Ｖ	Ａ	－２．５６０Ｖ～＋２．５５８７５Ｖ	１．２５	
	Ｂ	－２．５００Ｖ～＋２．４９８７８Ｖ	１．２２	
０～＋１０Ｖ	Ａ	０Ｖ～＋１０．２３７５Ｖ	２．５	
	Ｂ	０Ｖ～＋９．９９７５６Ｖ	２．４４	
０～＋５Ｖ	Ａ	０Ｖ～＋５．１１８７５Ｖ	１．２５	
	Ｂ	０Ｖ～＋４．９９８７８Ｖ	１．２２	
０～＋２．５Ｖ	Ａ	０Ｖ～＋２．５５９３８Ｖ	０．６２５	
	Ｂ	０Ｖ～＋２．４９９３９Ｖ	１．２２	

表２－２Ｂ　１４ビットモードでの入力範囲・分解能・正確度

公称入力範囲	範囲モード	実際の入力範囲 （±１０Ｖを越えた部分は無効）	分解能 mV/digit	正確度
±１０Ｖ	Ａ	－１６．３８４Ｖ～＋１６．３８２Ｖ	２	表２－２Ｃ２
	Ｂ	－１０．０００Ｖ～＋９．９９８７８Ｖ	１．２２	
±５Ｖ	Ａ	－８．１９２Ｖ～＋８．１９１Ｖ	１	
	Ｂ	－５．０００Ｖ～＋４．９９９３９Ｖ	０．６１	
±２．５Ｖ	Ａ	－４．０９６Ｖ～＋４．０９５Ｖ	０．５	
	Ｂ	－２．５００Ｖ～＋２．４９９６９Ｖ	０．３０５	
０～＋１０Ｖ ０～＋５Ｖ ０～＋２．５Ｖ	１４ビットモードでは不可 （ユニポーラ入力は１２ビットモードに限る）			

表２－２Ｄ　１２ビットADデータｖｓアナログ入力（Aモード）

ADデータ	アナログ入力範囲					
Hex/10進	±１０Ｖ	±５Ｖ	±２．５Ｖ	０～＋１０Ｖ	０～＋５Ｖ	０～＋２．５Ｖ
FFF/4095	+10.235	+5.1175	+2.55875	+10.2375	+5.11875	+2.55938
FD0/4048	+10.000	+5.0000	+2.5000			
FA0/4000				+10.0000	+5.0000	+2.50000
801/2049	+0.005	+0.0025	+0.00125			
800/2048	0.000	0.0000	0.00000			
7FF/2047	-0.005	-0.0025	-0.00125			
7D0/2000				+5.0000	+2.50000	+1.25000
030/48	-10.000	-5.0000	-2.50000			
001/1	-10.235	-5.1175	-2.55875	+0.0025	+0.00125	+0.000625
000/0	-10.24	-5.1200	-2.56000	0.0000	0.00000	0.00000

表２－２Ｅ　１２ビットADデータｖｓアナログ入力（Bモード）

ADデータ	アナログ入力範囲					
Hex/10進	±１０Ｖ	±５Ｖ	±２．５Ｖ	０～＋１０Ｖ	０～＋５Ｖ	０～＋２．５Ｖ
FFF/4095	+9.99512	+4.99756	+2.49878	+9.99756	+4.99878	+2.49939
FD0/4048	+9.76563	+4.88281	+2.44141			
FA0/4000				+9.76563	+4.88281	+2.44141
801/2049	+0.00488	+0.00244	+0.00122			
800/2048	0.00000	0.0000	0.00000	+5.00000	+2.50000	+1.25000
7FF/2047	-0.00488	-0.00244	-0.00122			
7D0/2000				+4.88281	+2.44141	+1.22070
030/48	-9.76563	-4.88281	-2.44141			
001/1	-9.99512	-4.99756	-2.49878	+0.00244	+0.00122	+0.00061
000/0	-10.00000	-5.00000	-2.50000	0.00000	0.00000	0.00000

表２－２Ｆ　１４ビットADデータｖｓアナログ入力（Aモード）

ADデータ	アナログ入力範囲					
Hex/10進	±１０Ｖ	±５Ｖ	±２．５Ｖ			
3FFF/16383	+16.382	+8.191	+4.095			
3388/13192	+10.000	+5.0000	+2.5000			
2710/10000						
2001/8193	+0.002	+0.0025	+0.0005			
2000/8192	0.000	0.0000	0.00000			
1FFF/8191	-0.002	-0.0025	-0.0005			
0C78/3192	-10.000	-5.0000	-2.50000			
001/1	-16.382	-8.191	-4.095			
000/0	-16.384	-8.192	-4.096			

表２－２Ｇ　１４ビットＡＤデータｖｓアナログ入力（Ｂモード）

ＡＤデータ	アナログ入力範囲					
Hex/10 進	±１０Ｖ	±５Ｖ	±２．５Ｖ			
3FFF/16383	+9.99878	+4.99939	+2.49969			
3388/13192						
2710/10000						
2001/8193	+0.00122	+0.00061	+0.00031			
2000/8192	0.000	0.0000	0.00000			
1FFF/8191	-0.00122	-0.00061	-0.00031			
0C78/3192						
001/1	-9.99878	-4.99939	-2.49969			
000/0	-10.0000	-5.0000	-2.5000			

２－３　アナログ入力特性（誤差、ドリフト、雑音、保護対策）

ＡＤ変換誤差：　本ボードのＡＤ入力は±１０Ｖ範囲で調整されていますが、高精度部品の使用により入力範囲を切り替えても多くの用途では再調整の必要がありません。しかしながら特定の入力範囲で最も正確度を良くしたいときは再調整が必要です。
温度ドリフト：　ＡＤボードの周囲温度が変化した時、同一アナログ入力に対するＡＤ変換データが変化する度合いを示します。本ボードでは２５ｐｐｍ／℃typ となります。
経年変化：　経年変化のデータはありません。充分な精度の維持が必要な用途では年に１～２回程度標準電圧源などで校正し必要に応じて再調整を行うと良いと思われます。
内部雑音：　本ボードでは内部雑音は１２ビット設定時±１LSB,１４ビット設定時は±４LSB となります。
入力耐圧：　本ボードでは±４０Ｖまでの過電圧に対して保護されていますが、これを超える入力電圧が印加されると入力回路素子の破壊による故障の原因となります。このような場合は、抵抗＋ツェナーダイオード等の保護回路が有効です。実際の定数を決定するには、ある程度のカットアンドトライが必要になると思われます。

２－４　デジタル入出力回路

外部トリガ入力、外部割込み入力、汎用１ビットデジタル入力は全てＴＴＬレベルであり、夫々１０ＫΩで、プルアップされています。クロック出力もＴＴＬレベルです。
汎用１ビットデジタル出力はオープンコレクタですが、接続先がＴＴＬレベルの時は、ボード上のジャンパーＳ－ＰＵＰにより１ＫΩのプルアップ抵抗を接続して使用する事ができます。（出荷時設定）

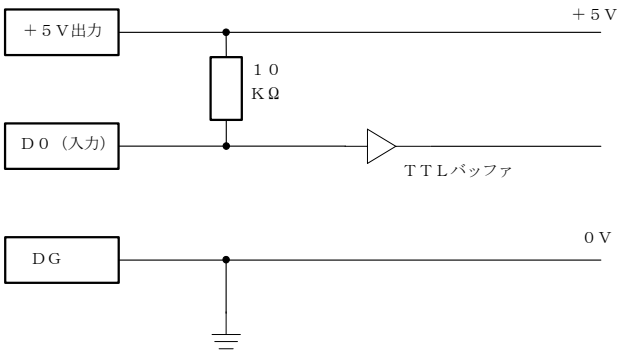


図２－４Ａデジタル入力

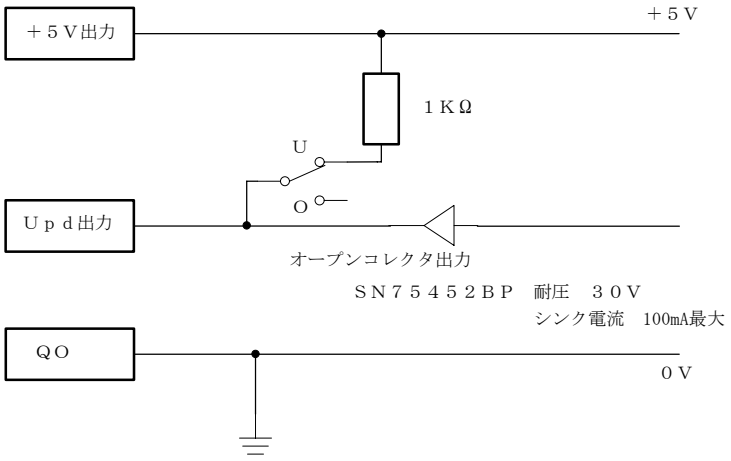


図２－４Ｂ　汎用１ビット出力

第３章　制御・操作

３－１　ＡＤサンプリング動作、トリガ動作の様子

本ボードには大別して４種類のサンプリングモードがあります。

第一に挙げるモードは有限自動サンプリングモードです。このモードは、有限データ数のサンプリング終了と同時にサンプリングモードそのものを停止する機能です。

次に挙げるモードは（無限）自動サンプリングモードです。このモードは、有限サンプリングではあるのですが、サンプリング回数による自動停止モードではなく、必要なサンプリング回数を上回ったところで強制的にサンプリングを停止する事によりサンプリングを終了するモードです。このモードでは、場合によるとサンプリング停止までに不要のサンプリングが継続して行われるため注意が必要です。三番目のサンプリングモードは、所謂無限サンプリングモードです。このモードでは、DLL バッファをリングバッファ形式として運用し、強制的にサンプリングを停止するまでの間連続的にサンプリングを行います。

最後に挙げるモードはマニュアルサンプリングモードです。このモードでは、あらかじめ設定されたチャンネル群に対し、１サイクルのサンプリングを行います。

有限自動サンプリングモード

このモードでは、サンプリングパラメータを設定する際、チャンネル当たりサンプリング数を内部レジスタにセットし、更にトリガモードレジスタのビット１（有限サンプリング機能ビット）をセットします。
このサンプリングモードはマイクロサイエンス製品では実現されていませんでしたが、FPGA を新しく設計する過程で実現可能になった機能です。
この状態でサンプリングを開始すると、先にセットされたサンプリング回数レジスタがサンプリングと共にダウンカウントされ残りカウント数が０になると同時にサンプリング動作そのものが停止します。

（無限）自動サンプリングモード

このモードは、強制的にサンプリング停止コマンドを発行することにより擬似的に有限サンプリングを行わせるモードです。サンプリング開始条件には、チャンネル当たりサンプリング点数が与えられていますが、この条件はサンプリング停止に直接関係するわけではなく、サンプリング数がこの値を上回ったという条件でサンプリングを停止させるという事で擬似的にサンプリング条件が停止状態になる仕組みを構成しています。

無限自動サンプリングモード

このモードでは、サンプリングパラメータを設定する際、チャンネル当たりサンプリング数のセットは行わずトリガモードレジスタのビット１（有限サンプリング機能ビット）もセットしません。一方で DLL バッファをリングバッファとして操作することになります。
この状態でサンプリングを開始すると、DLL バッファをリングバッファとして扱い連続サンプリングを開始します。この場合にサンプリングを停止するためには、明示的にサンプリングストップを指示する必要があります。

マニュアルサンプリングモード

このモードでは、サンプリングパラメータを設定し、その後ソフトウェア上でマニュアルサンプリング開始コマンドを発行することで、１サイクルのサンプリングを行います。このモードは、通常、サンプリング動作のデバッグモード或いは、サンプリング動作そのものに時間的要因が含まれない動作の場合に使用されます。

３－２　オンボードメモリの構造、動作

本ボードには、通常の FIFO メモリではなく汎用の SDRAM を FPGA で制御する事による擬似的な FIFO メモリが実装されています。この事により

１　通常の FIFO メモリに対しはるかに大容量のメモリを使用できる
２　FIFO メモリ内部動作が FPGA によって実現されているため、この擬似メモリの内部動作が本ボード経由でアプリケーション側からも把握でき、その結果より細かい制御が可能となる

というような利点を挙げる事ができます。

３－３　制御レジスタアドレスマップ

表３－３に本ボードのアドレスマップを示します。
表中【ＢＡＳＥ】で示される数値は、プラグアンドプレイで割り付けられるＩＯアドレスのベース値です。

表３－３　制御レジスタのＩ／Ｏアドレス

Ｉ／Ｏアドレス(Hex)	ＩＮ／ＯＵＴ	ポート／レジスタ名・機能	参照
【ＢＡＳＥ】＋１Ｅ	ＯＵＴ	アナログ回路接続設定（注１）	３－５項
	ＩＮ	アナログ回路設定状態読出し（注１）	同上
【ＢＡＳＥ】＋１Ｃ	ＯＵＴ		
	ＩＮ		
【ＢＡＳＥ】＋１Ａ	ＯＵＴ	アナログ入力スキャン速度指定	３－７項
	ＩＮ		
【ＢＡＳＥ】＋１８	ＯＵＴ		
	ＩＮ		
【ＢＡＳＥ】＋１６	ＯＵＴ	連続サンプリング回数設定ポート（注１）	３－４項
	ＩＮ	ボード番号（ロータリースイッチ設定値）	同上
【ＢＡＳＥ】＋１４	ＯＵＴ	汎用デジタル出力（ラッチ）	３－19 項
	ＩＮ	汎用デジタル入力（現在値）	同上
【ＢＡＳＥ】＋１２	ＯＵＴ	クロック源分周比設定	３－９項
	ＩＮ		
【ＢＡＳＥ】＋１０	ＯＵＴ	クロック源選択	３－８項
	ＩＮ	ＦＩＦＯメモリ保持データ数読込み（注１）	３－14 項
【ＢＡＳＥ】＋Ｅ	ＯＵＴ	アナログトリガレベル（２）設定	３－10 項
	ＩＮ	ボード制御部リセット	３－４項
【ＢＡＳＥ】＋Ｃ	ＯＵＴ	アナログトリガレベル（１）設定	３－10 項
	ＩＮ	マニュアルサンプリングスキャン	３－12 項
【ＢＡＳＥ】＋Ａ	ＯＵＴ	ステータス（ビット指定）クリア	３－13 項
	ＩＮ	ステータス取得	同上
【ＢＡＳＥ】＋８	ＯＵＴ	割り込み制御（要因設定）	３－16 項
	ＩＮ		
【ＢＡＳＥ】＋６	ＯＵＴ	トリガモード指定（ソフトトリガ実行を含む）（注１：一部）	３－11 項
	ＩＮ		
【ＢＡＳＥ】＋４	ＯＵＴ	データコード指定	３－６項
	ＩＮ		
【ＢＡＳＥ】＋２	ＯＵＴ	割り込み要求クリア	３－17 項
	ＩＮ		
【ＢＡＳＥ】＋０	ＯＵＴ	アナログ入力スキャン最終チャンネル指定	３－７項
	ＩＮ	ＡＤデータ読出し	３－15 項

ＩＮ／ＯＵＴはパソコン側から見た方向
全てのポートはワードアクセス
（注１）：これらの機能は、FCAD108SPCI で追加導入されている為、マイクロサイエンス製の専用ドライバー（H688_2K.Dll 及び M688_2K.Dll）では使用できません。（汎用 IO ドライバーでは使用可能です）

３－４　ボード制御部リセット

ｒｓｔ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘＥ）；　　//　制御部リセット操作

本ボード制御部全体を初期化します。この操作で読み込まれた値は本ボードのＩＤです。本操作は電源ＯＮ又はパソコン本体のハードウェアリセットと同等の機能ですが、汎用デジタル出力だけは変化せず保持されます。
本操作により

- 本ボード上の各制御レジスタを初期化する。
- ボードステータスを初期化する。
- サンプリング中であればこれを中止する。
- ＦＩＦＯメモリをクリアする。（格納された読出し待ちＡＤデータは失われる）

尚、クロック源、その分周比は無効となるため再設定が必要となります。
また、アナログ回路設定状態は初期状態に戻ります。

表３－４Ａ【ＢＡＳＥ】＋０ｘＥＨ入力ポートの構成

ビット	各ビットの機能・意味
Ｂ１５～Ｂ８	未使用
Ｂ７～Ｂ０	０ｘ１５Ｈ

【※】ここで読み込まれるボードＩＤはＰＣＩバス上のデバイスＩＤとは全く無関係です。

本ボードを複数使用する場合
本ボードのＩＯアドレスはプラグアンドプレイによりダイナミックに割り当てられる為、複数のボードを使用する場合ソフトウェア側から夫々のボードを特定する手段が必要になります。（この手段がないと、例えばハードウェア構成が変化した場合など、ソフトウェア側からボードの特定を行う事が困難になります。）
そのために、このスイッチが用意されています。
また、専用ハンドラーを使用する際には、例えボード１枚のみの使用であってもこのスイッチを“０”に設定しておかなければなりません。

ＢＮ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘ１６）；　　//　ボード番号設定スイッチの値を読み込む

表３－４Ｂ【ＢＡＳＥ】＋０ｘ１６Ｈ入力ポートの構成

ビット	各ビットの機能・意味
B15～B4	未使用
B3 B2 B1 B0	ボード番号設定スイッチの値（０～ＦＨ）

連続サンプリング回数設定ポート
後述するトリガモードレジスタの追加ビットと組み合わせ、有限回数サンプリングを行わせるためのサンプリング回数設定レジスタが装備されています。レジスタ自身の内容は３２ビットなので１６ビット出力命令２回で所要のサンプリング回数を設定できるように設計されています。
コーディングは
ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１６，ＬｏｗＣｏｕｎｔ）；
ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１６、ＨｉｇｈＣｏｕｎｔ）；
のようになります。必ずしも連続して出力を行う必要はありませんが、（下位、上位の順序である必要はあります）プログラムのドキュメント性を考慮すると連続出力のほうが望ましいと考えられます。
【注】本機能は FCAD108SPCI から追加された機能なので上記のような説明をしていますが、これ以外の機能（旧マイクロサイエンス製ボードから継承している機能）については、互換性を保つ必要があるため、その限りではありません。

３－５　アナログ回路接続設定・読出し

本ボードでは、ボード内部のアナログ回路設定を半導体スイッチによりソフトウェア的に切り替える事ができます。

ｒｅｔ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘ１Ｅ）；　　// 設定値読み込みの場合
ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１Ｅ、Ｓｅｔ＿Ｄａｔａ）；// 設定値書き込みの場合
（Ｓｅｔ＿Ｄａｔａはレジスタに書き込む内容）

切り替えられる機能は、以下の通りとなります。

- 入力レンジ（２．５Ｖ、５Ｖ、１０Ｖ）
- 感度切り替え（Ａレンジ／Ｂレンジ）
- 入力モード切り替え（バイポーラ／ユニポーラ：ユニポーラ指定が可能なのは１２Ｂｉｔ分解能のみ）
- 分解能切り替え（１４Ｂｉｔ／１２Ｂｉｔ）

これらについて実際の組み合わせを表３－５Ａ～Ｂに示します。

表３－５Ａ　アナログ回路接続設定組み合わせ（１４Ｂｉｔ）

入力レンジ	Ａレンジ	入力感度	Ｂレンジ	入力感度
±２．５Ｖ	-2.5V～+2.5V（実入力範囲：-4.096V～+4.095V）	0.5mV/Digit	－２．５Ｖ～＋２．４９８７８Ｖ	0.305mV/Digit
±５Ｖ	-5V～+5V（実入力範囲：-8.192V～+8.191V）	1mV/Digit	－５Ｖ～＋４．９９７５６Ｖ	0.61mV/Digit
±１０Ｖ	-10V～+10V（実入力範囲：-16.384V～+16.383V, 但し±10V を超える入力については対応不可）	2mV/Digit	－１０Ｖ～＋９．９９５１２Ｖ	1.22mV/Digit

表３－５Ｂ　アナログ回路接続設定組み合わせ（１２Ｂｉｔ）

入力レンジ	Ａレンジ	入力感度	Ｂレンジ	入力感度
±２．５Ｖ	-2.56V～+2.55875V	1.25mV/Digit	-2.5V～+2.49878V	1.22mV/Digit
±５Ｖ	-5.12V～5.1175V	2.5mV/Digit	-5V～+4.99756V	2.44mV/Digit
±１０Ｖ	-10.24V～10.235V	5mV/Digit	-10V～+9.99512V	4.88mV/Digit
０～＋２．５Ｖ	0～+2.55938V	0.625mV/Digit	0～+2.49939V	0.61mV/Digit
０～＋５Ｖ	0～+5.11875V	1.25mV/Digit	0～+4.99878V	1.22mV/Digit
０～＋１０Ｖ	0～+10.2375V	2.5mV/Digit	0～+9.99756V	2.44mV/Digit

表３－５Ｃに実際の回路との間で取り決められている出力ビット割り当てを示します。

表３－５Ｃ　【ＢＡＳＥ＋１ＥＨ】出力ポートの構成

ビット	機能	“1”の時	“0”の時
B15～B6	未使用		
B5	ユニポーラ／バイポーラ切り替え	ユニポーラ	バイポーラ
B4,B3	入力感度切り替え	B4B3=00	２．５Ｖ
		B4B3=01	５Ｖ
		B4B3=10	１０Ｖ
		B4B3=11	使用不可
B2	A レンジ／B レンジ切り替え	B レンジ	A レンジ
B1	１固定		設定禁止
B0	ビット幅切り替え	１２ビット	１４ビット

表３－５Ｄには、回路設定条件読み出しポートの入力ビット割り当てを示します。

表３－５Ｄ　【ＢＡＳＥ＋１ＥＨ】入力ポートの構成

ビット	機能	“１”の時	“０”の時
B15	リビジョン判別	16MW	8MW
B14～B6	未使用		
B5	ユニポーラ／バイポーラ切り替え	ユニポーラ	バイポーラ
B4,B3	入力感度切り替え	B4B3=00 => ２．５Ｖ	
		B4B3=01 => ５Ｖ	
		B4B3=10 => １０Ｖ	
		B4B3=11 => 使用不可	
B2	Ａレンジ／Ｂレンジ切り替え	Ｂレンジ	Ａレンジ
B1	１固定		
B0	ビット幅切り替え	１２ビット	１４ビット

ここには、FCAD108SPCI のリビジョン判別ビットも含まれています。将来的には、B13 等のビットも追加使用する予定です。

また、以下に実際の例を示します。

入力レンジ：±５Ｖ
レンジ指定：Ｂレンジ
ビット幅：１４ビット

の場合、

B5=0
B4,B3=01
B2=1
B1=1

B0=0 となるので、これらを組み合わせた値、0x0e がこのレジスタに書き込まれるべき数値ということになります。しかし、実際には予めご使用いただく設定がハードコーディングされておりますので、この数値を直接出力しても所要のセッティングにはなりません。また、通常使用される場合にはこのレジスタを書き換える可能性はかなり低いものと思われます。実際に内容を変更するには、以下の手続きにより行います。

```
1  outp（BASE+0x1E,0）；        // まず、このレジスタの内容を初期化します。
2  retc =(BASE+0x1E);           // 初期状態に戻したレジスタの内容を取得します。
3  retc = retc^OutPutData;      // 出力すべきデータとの間で排他的論理和を計算します。
4  outp (BASE+0x1E,retc);       // 計算結果をレジスタに書き込みます。
```

特に、初期の値以外の設定がされている場合、ステップ１のレジスタ初期化を行わないと所要の設定ができないため注意が必要です。

３－６　データコード指定

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ４、ｄｃｄ）；

AD データコード（バイナリ、または２の補数）の設定データを書き込みます。

表３－６Ａ　【ＢＡＳＥ＋４Ｈ】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15～B5	未使用			
B4	AD データコード	２の補数	バイナリ	0
B3～B0	未使用			

AD データコードと、有効ビット、ビット幅との関係については、表３－６Ｂによります。

表３－６Ｂ　データビット幅及びその内容

ビット幅	AD データコード	無効ビットの意味	無効ビット	有効ビット
１２ビット	２の補数	符号ビット(D11 と同じ)	D15～D12	D11～D0
	バイナリ	無効	同上	同上
１４ビット	２の補数	符号ビット(D13 と同じ)	D15～D14	D13～D0
	バイナリ	無効	同上	同上

３－７　アナログ入力スキャン最終チャンネル指定・アナログ入力スキャン速度指定

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ０、ｅｎｄ＿ｃｈ）;
サンプリングスキャン動作は、チャンネル０から、上の式で示される最終チャンネルまで連続して行います。
即ち、サンプリングチャンネル数はｅｎｄ＿ｃｈ＋１となります。

表３－７Ａ　【ＢＡＳＥ＋０H】出力ポートの構成

ビット	各ビットの機能・意味	設定値	リセット時
B15～B4	未使用		
B3～B0	スキャン最終チャンネル	０H～７H	０

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１Ａ、ｓｃａｎ）;　// スキャン速度指定データ（ｓｃａｎ）
アナログ入力チャンネルスキャン速度指定データをレジスタにセットします。

表３－７Ｂ　【ＢＡＳＥ＋１AH】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15～B1	未使用			
B0	アナログ入力スキャン速度指定	低速モード	高速モード	０

スキャン速度により得られる AD データの正確度が変わります。本機のアナログ入力は、チャンネル毎に専用のオペアンプでバッファしサンプルホールド IC で値を保持し、これをマルチプレクサで切り替えて順次 AD 変換していますが、高速モードではその切り替え速度が限界に近いため、隣接（一つ前の）チャンネルの影響を受けてしまいます。

表３－７C　正確度

スキャン動作モード	単チャンネルサンプリング	複数チャンネルサンプリング	正確度
高速スキャンモード	５００KHｚ	１＋（１×ｃｈ）μＳ	±０．２９６%
低速スキャンモード	５００KHｚ	１＋（４×ｃｈ）μＳ	±０．２７６%

３－８　クロック源選択

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１０、ｃｌｋ）；　// ｃｌｋ：クロック源選択データ

ここで選択したクロック源信号は次項で説明するプログラマブルカウンタにより分周されて所要のサンプリングクロックになります。例えば、外部クロック源入力を選択し、分周比を１に設定すれば、外部イベントに同期したサンプリングを行うことができます。

表３－８　【ＢＡＳＥ＋１０H】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15～B8	未使用			
B7	外部クロック源の有効極性指定	↑（＋）	↓（－）	0
B6～B5	内部クロック源の選択データ	B6B5=11	無効	００
		B6B5=10	オプション	
		B6B5=01	３２．７６８MHｚ	
		B6B5=00	４０．０００MHｚ	
B4	クロック源選択（外部／内部）	外部	内部	0
B3～B0	未使用			

オプションのクロックは本基板上 OSC4 に追加装着することで使用可能となります。（１０MHｚ以下）対応可能発振器は SG-8002DC-□□□M-PTBS 型（セイコーエプソン）が入手可能です。

３－９　クロック源分周比設定

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１２、ＤｉｖＬ）；　// 分周比（下位ワード）

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１２、ＤｉｖH）；　// 分周比（上位ワード）

クロック源の分周比を所要のレジスタに書き込みます。必ず下位、上位の順に連続して書き込む必要があります。実際の分周は 32 ビットのカウンターによって行われます。

内部クロック源４０MHｚを選択した時の最長クロック周期は

２５ｎＳ×（０ｘＦＦＦＦＦＦＦＦ）＝２５ｎＳ×４２９４９６７２９５＝１０７．３７４１８２３７５秒

となります。

３－10　アナログトリガレベル設定

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘＣ、ＴｒｇＬ）；　// ＴｒｇＬ＝トリガレベルデータ１
ｏｕｔｐｗ（ＢＡＳＥ＋０ｘＥ、ＴｒｇＨ）；　// ＴｒｇＨ＝トリガレベルデータ２
アナログトリガレベル指定データをそれぞれのアドレスに書き込みます。各データの有効幅はバイト（下位）で、必ず両方のデータを書き込む必要があります。
（トリガモードによってはＴｒｇＨがダミーデータとなりますが書込み操作そのものは必要です。）
アナログトリガ待ち状態では、チャンネル０入力が 2uS 周期で連続して監視サンプリングされ AD 変換データの上位８ビットが上記で設定されたトリガレベルと比較されています。トリガが認識されると３－１０項で示した分周動作が開始され、連続サンプリングが始まります。
ここで両トリガレベルと次項で説明するトリガモードとの間には、表３－１０Ａで説明される関係があります。

表３－１０Ａ　トリガモード対トリガレベルデータ

トリガレベルデータ	エッジトリガの場合	レベルトリガの場合	レンジトリガの場合
ＴｒｇＬ	トリガレベル(注)	トリガレベル	トリガレベル下限値
ＴｒｇＨ	トリガレベル(注)	ダミーデータ	トリガレベル上限値

注　エッジトリガの場合、ＴｒｇＨ－ＴｒｇＬの値がヒステリシスとなります。即ち立ち上がりエッジの場合はＴｒｇＬ未満からＴｒｇＨを超えた時点で、また立ち下がりエッジの場合はＴｒｇＨ以上からＴｒｇＬを下回った時点でトリガ成立となります。

表３－１０B【１２ビット】各アナログ入力範囲に対するスパン、トリガレベル分解能

アナログ入力範囲	Ａレンジの場合		Ｂレンジの場合	
	Vspan	分解能（Vspan/256）	Vspan	分解能（Vspan/256）
±10V	20.48V	80mV	20V	78.125mV
±5V、0～+10V	10.24V	40mV	10V	39.0625mV
±2.5V、0～+5V	5.12V	20mV	5V	19.5312mV
0～+2.5V	2.56V	10mV	2.5V	9.7656mV

表３－１０Ｃ【１４ビット】各アナログ入力範囲に対するスパン、トリガレベル分解能

アナログ入力範囲	Ａレンジの場合		Ｂレンジの場合	
	Vspan	分解能（Vspan/256）	Vspan	分解能（Vspan/256）
±10V	32.768V	128mV	20V	78.125mV
±5V	16.384V	64mV	10V	39.0625mV
±2.5V	8.192V	32mV	5V	19.5313mV

３－11　トリガモード設定（ソフトトリガ実行を含む）

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ６、TrgMode）；
トリガモード及びサンプリングモードデータを書き込みます。

表３－１１【ＢＡＳＥ＋０ｘ６】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15 ～ B8	未使用			
B7	ソフトトリガ制御	発生	禁止（強制停止）	0
B6	外部トリガ入力信号制御	許可	禁止（強制停止）	0
B5	内部（アナログ）トリガ制御	許可	禁止（強制停止）	0
B4	トリガ極性選択	↑（+）	↓（−）	0
B3	トリガ認識モード選択２	エッジ	レベル	0
B2	トリガ認識選択モード１	レンジ	レンジ以外	0
B1	サンプリングモード切り替え	有限サンプリング	無限サンプリング	0
B0	サンプリングモード選択	連続サンプリング	マニュアルサンプリング	0

【注】B1　有限サンプリング／無限サンプリング切り替え機能は新しく追加になった機能です。

B7：ソフトトリガ制御ビットです。このビットをセットすると連続サンプリング開始と同時にサンプリングが開始されます。
B6：外部トリガ入力信号をサンプリングトリガとして使用するかどうかを指定するビットです。このビットをセットすると外部トリガ入力信号が B4,B3 で指定したモード条件に一致した時点でサンプリングが開始されます。
B5：アナログトリガ信号をサンプリング開始条件とするかどうかを指定するビットです。このビットをセットすると、アナログ入力信号が B4,B3 で指定される条件になった時点でサンプリングが開始されます。この条件には前項で説明したトリガレベルも関係します。
B4：B6,B5 で指定するトリガ信号の有効エッジ若しくは有効レベルについて立上りエッジ／立下りエッジ若しくはハイレベル／ローレベルいずれを選択するかを指定するビットです。
B3：B6,B5 で指定するトリガ信号についてエッジ検出かレベル検出かを指定するビットです。
B2：B6,B5 で指定するトリガ信号についてその扱いをレンジモードとするかどうかを指定するビットです。
B1：連続サンプリングについて、有限サンプリングか無限サンプリングかを指定するビットです。有限サンプリングを指定する場合は、同時に連続サンプリング数を設定する必要があります。また無限サンプリングを指定する場合は、トリガモード指定レジスタの B7,B6,B5 全てをクリアすることによってサンプリング動作を停止させます。本機能は、FCAD108SPCI に追加された機能ですので、旧マイクロサイエンス製ボードでは実装されていません。
B0：サンプリング動作が連続サンプリングかマニュアルサンプリングかを指定するビットです。

３－12　マニュアルサンプリングスキャン

ｒｅｔ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘｃ）；　// ｒｅｔ：ダミーデータ
本操作により予め設定されたチャンネル群に対し、１サイクルのサンプリングを行います。変数ｒｅｔには特に意味は無く、この操作を行ったときのボード内部の動作によりサンプリングを行います。
サンプリングされたアナログデータは、通常のサンプリングと同様 FIFO メモリに書き込まれますので、アプリケーション側からは、同じように FIFO メモリからの読出しを行うことでアナログデータを得る事ができます。

３－13　ステータス入力及びステータスクリア

ｓｔｓ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘＡ）；

本ボードのステータスデータを読み込みます。

表３－１３Ａ【ＢＡＳＥ＋AH】入力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15 ～ B8	未使用			
B7	EOS：各回サンプリングスキャン終了【注１】	終了済み	実行中、他	0
B6	INT：割り込み要求発生【注１】	発生済み	未発生、他	0
B5	TIM：各回サンプリングスキャン開始【注１】	開始済み	未開始、他	0
B4	TGD：トリガ発生認識【注２】	発生済み	未発生	0
B3	未使用			
B2	ERR：エラーフラグ【注１】	発生	未発生	0
B1	HLF：Not Half Full【注２】	１／２未満	１／２以上	1
B0	EMP：Not Empty【注２】	データあり	データなし	0

【注１】一旦セットされるとクリアされるまで状態を保持するラッチフラグ

【注２】現在の状態を常に反映する状態フラグ

各ビットの機能・意味詳細説明

EOS：　各回のサンプリングスキャンが終了した時点でセットされるフラグ

INT：　所要の割り込み条件が成立し、割り込み信号が出力された時点でセットされるフラグ

TIM：　各回のサンプリングスキャンが開始される度に、セットされるフラグ

TGD：　所要のトリガ条件が成立するとセットされる。またトリガ禁止操作でクリアされる。

ERR：　サンプリング動作時にエラーが発生するとセットされるフラグ、制御部クリアまで保持される。
セット要因は
１　FIFO メモリが満杯の状態で更に書き込みが行われた場合（データロストエラー）
２　最高サンプリング速度を上回る速度でサンプリングが行われた場合（オーバーランエラー）

HLF：　FIFO メモリに対する所要データ数の書き込みが行われた時点でクリアされるフラグ
このフラグがクリアされていれば、予めセットされたデータ数が FIFO メモリに格納されている事が保証されている。

EMP：　FIFO メモリに１ワード以上のデータがある時にセットされるフラグ、アプリケーション上は低速でサンプリングを行うケース以外ではほとんど使用されることはない。

３－13A　ステータスクリア操作

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘＡ、ＳｔａｔｕｓＣｌｅａｒ）；　// StatusClear はレジスタクリアパターン
ステータスレジスタの各ビットをクリアします。クリアするビットとの対応は表３-13Bによります。

表３－13B【ＢＡＳＥ＋AH】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15～B8	未使用			
B7	EOS :【注１】ビットのクリア	クリアする	クリアしない	0
B6	INT :【注１】ビットのクリア	クリアする	クリアしない	0
B5	TIM :【注１】ビットのクリア	クリアする	クリアしない	0
B4				
B3				
B2	ERR :【注１】ビットのクリア	クリアする	クリアしない	0
B1				
B0	FIFO メモリのクリア【注３】	クリアする	クリアしない	0

【注３】FIFO メモリ内容を全て破棄しフラグ出力も初期状態に戻す

３－14　ＦＩＦＯメモリ保持データ数読込み

ｍｅｍ＿ｎｕｍｂｅｒ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘ１０）；　　// 保持データ数下位ワード読込み
ｍｅｍ＿ｎｕｍｂｅｒ　｜＝　（ｉｎｐｗ（ＢＡＳＥ＋０ｘ１０）＜＜１６）；// 同上位ワードを加算
ｉｆ（ｉｎｐｗ（ＢＡＳＥ＋０ｘＡ）＆０ｘ０１）
　　ｍｅｍ＿ｎｕｍｂｅｒ＋＋；// ステータスフラグのビット０がセットされていたら＋１する
本ボード内部では、常にＦＩＦＯメモリに格納されているデータ数を更新しています。更新単位はワードなので上記ポートから読み出した数値は、そのまま内部ＦＩＦＯに格納されているデータ数と一致します。更に内部出力バッファには、次の読出しコマンドに供えてほとんど常に１ワードのデータが用意されているので、ステータスレジスタのビット０がセットされていた場合、上記コーディングのように、読み出した値を＋１する必要があります。また、これらの機能もマイクロサイエンス製のボードでは使用できません。

３－15　ＡＤデータ読出し

ＡｄＤａｔａ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘ０）；　// ＡｄＤａｔａは読み出したAD変換データ
AD変換されたアナログデータはボード内のＦＩＦＯメモリに格納されており、アプリケーション側からはオフセット０からの読出しによってデータを引き取ります。仕組み的には、ＣＰＵのブロック転送命令を使用する事も不可能ではありませんが、この機能については弊社ハンドラー側で対応しています。

３－16　割り込み制御（要因設定）

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ８、ＩｎｔＭａｓｋ）；　// 割り込み要因制御パターン：ＩｎｔＭａｓｋ

表３－１６【BASE＋０ｘ８】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15 ～ B8	未使用			
B7	外部割込み信号の有効極性指定	↑（＋）	↓（－）	0
B6	HalfFull 状態になった事による割り込み	許可	禁止	0
B5	NotEmpty 状態になった事による割り込み	許可	禁止	0
B4	未使用			
B3	１回サンプリングスキャン終了による割り込み	許可	禁止	0
B2	トリガ発生による割り込み	許可	禁止	0
B1	外部割込み信号による割り込み	許可	禁止	0
B0	連続サンプリングクロックによる割り込み	許可	禁止	0

B7：外部割込み信号が許可された場合の信号エッジ極性（↑↓）指定
B6：FIFO メモリ内の取り込みデータがハーフサイズを超えた状態になったタイミングによる割り込み制御
B5：FIFO メモリが空の状態から１データ取り込んだタイミングによる割り込み制御
B3：各回サンプリングスキャン終了タイミングによる割り込み制御
B2：トリガ発生による割り込み制御
B1：外部割込み信号による割り込み制御
B0：指定クロックの有効エッジによる割り込み制御

３－17　割り込み要求クリア

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ２、１）；　// 割り込み要求信号出力許可
ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ２、０）；　// 割り込み要求信号クリア（出力禁止）
本ボードからの割り込み要求信号はソフトウェア上（デバイスドライバー内）でクリアする必要があります。
PCI バスの割り込み信号がクリア操作まで割り込み要求状態を保持するレベル動作であるためです。
またこのポートはラッチポートですので、割り込み処理ルーチンの先頭で、ビット０を使用して一旦クリア操作を行うと、その状態は保持され次の割り込み要求は出力することができません。これを解消するには、割り込み処理を起動した割り込み要求がクリアされた後、再度ビット０をセットする操作が必要です。この一連の操作はデバイスドライバー内部で行われます。

表３－１７【BASE＋２H】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
B15～ B1	未使用			
B0	PCI バスへの割り込み信号出力制御	出力許可	出力禁止	0

３－18　マスタースレーブ接続

本ボードを複数枚使用して同期運転することができます。この場合、トリガを検出するボードをマスター、他のボードをスレーブとします。スレーブはマスターからのクロックを受けて同期運転を行いますが、サンプリングタイミングに最大 125nS の遅れが生じます。
マスタースレーブ間の接続及び操作については次の通りとなります。

ボード上の設定

マスタースレーブの棲み分けは、ボード上にあるロータリースイッチ（SW-BN）によって行う。マスターボードでは、スイッチの設定は“０”とし、スレーブボードでは非“０”とする。ハンドラーからはスイッチの値が“０”であるマスターが第一番に、以下“１”であるスレーブ、“２”であるスレーブという順番で認識され扱うアナログデータについてもこの順番によって処理される。

ボード間の接続

マスターボードのクロック出力をスレーブボードのクロック入力に接続する。マスターボードについては、全てのトリガ方式を使用することができる。

ソフトウェア設定

スレーブボードは全てクロック源を外部立下りとし、クロック源分周比も１／１（非分周）と設定、トリガーソースについては、ソフトウェアトリガのみとしアナログトリガ、外部トリガは禁止しておく。
連続サンプリング動作開始は、最初に（ソフトウェアトリガで）スレーブボードに対して行い、最後にマスターボードを任意のトリガ条件で起動する。
【注】これらソフトウェア設定の記述は汎用ハンドラーを用いてアプリケーションをくみ上げる際の指標として記載したものです。専用ハンドラーでは、これらの仕組みはハンドラー内部で処理されているためアプリケーション側からは見ることができません。

３－19　汎用デジタル入出力

Ｄｉｎ＝ｉｎｐｗ（ＢＡＳＥ＋０ｘ１４）；　// 汎用１ビット TTL 入力（現在値）

表３－１９Ａ【ＢＡＳＥ＋１４H】入力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時
B15～B1	未使用		
B0	Ｉ０：汎用デジタル入力ビット０	Ｈｉｇｈ（開放）	Ｌｏｗ（０Ｖレベル）

ｏｕｔｐｗ（ＢＡＳＥ＋０ｘ１４、Ｄｏｕｔ）；　// 汎用１ビットラッチ出力

表３－１９Ｂ【ＢＡＳＥ＋１４H】出力ポートの構成

ビット	各ビットの機能・意味	＝１の時	＝０の時	リセット時
	Ｑ０：汎用デジタル出力ビット０	Ｈｉｇｈ	Ｌｏｗ	０

表中の値はＳ－ＰＯＬジャンパーが“P”側に設定されている場合です。
【注１】出力素子はＳＮ７５４５２ＢＰを使用しています。（耐圧＝３０Ｖ、出力電流３００ｍAmax
デバイスそのものは出力電流３００ｍＡまで使用する事が可能ですが、その時の出力電圧がＴＴＬローレベルの許容範囲を超えてしまうため１００ｍＡまでとします。）
【注２】電源投入またはハードウェアリセット直後の汎用デジタル出力の状態は“０”ですが、ソフト的な制御部リセット操作ではその状態は変わりません。
【注３】汎用デジタル出力の論理はボード上のジャンパーＳ－ＰＯＬによって任意に設定することができます。また出力回路については、ボード上のジャンパーＳ－ＰＵＰによってオープンコレクタ（O 側）または１KΩのプルアップ（U側：標準）を選択できます。

第４章　ソフトウェア

４－１　本製品用ソフトウェアの種類

本製品用のソフトウェアは、表４－１に示す３種類から構成されています。即ち、WindowsXP(32Bit)対応のデバイスドライバー、Windows7(32Bit)対応のデバイスドライバー及びWindows7(64Bit)対応のデバイスドライバーの３種類です。また、夫々のＯＳ用に専用ハンドラー並びに汎用ＩＯハンドラーが用意されています。

表４－１　ドライバー構成表

ＯＳ及びビット幅		Windows7 32Bit	Windows7 64Bit	WindowsXP 32Bit
パッケージ名称		Redist108S_x86.zip	Redist108S_x64.zip	Redist108S_xp.zip
専用ドライバー	ドライバー(DLL/Lib)	FCAD108SPCI_X86	FCAD108SPCI_X64	FCAD108SPCI_X86
	関数宣言	FCAD108SPCI.H	FCAD108SPCI.H	FCAD108SPCI.H
汎用ドライバー	ドライバー(DLL/Lib)	PORT7_X86	PORT7_X64	PORT7_X86
	関数宣言	PORT7.H	PORT7.H	PORT7.H

WindowsXP(32Bit)対応のドライバーは、アプリケーション移植時の利便性を考慮し用意されているものです。このドライバーを経由する事により、ドライバー更新→ＯＳ変更というステップを２段階に分割して実行できるように考慮されています。ドライバーそのものはWindows7(32Bit)版と同じものになっていますが、インストール方法の違いによりパッケージの構成がWindowsXP対応の形になっています。
またドライバー内の関数セット名称の内、同一機能のものについてはマイクロサイエンスのドライバーと同一とし移植時の利便性を考慮しています。

４－２　ドライバーのインストール

４－２－１　WindowsXP ドライバーインストール及びアンインストール

WindowsXP対応ドライバーをダウンロードし、その内容を全て解凍します。解凍場所はCドライブのルートを指定して解凍します。解凍結果は以下のようになります。

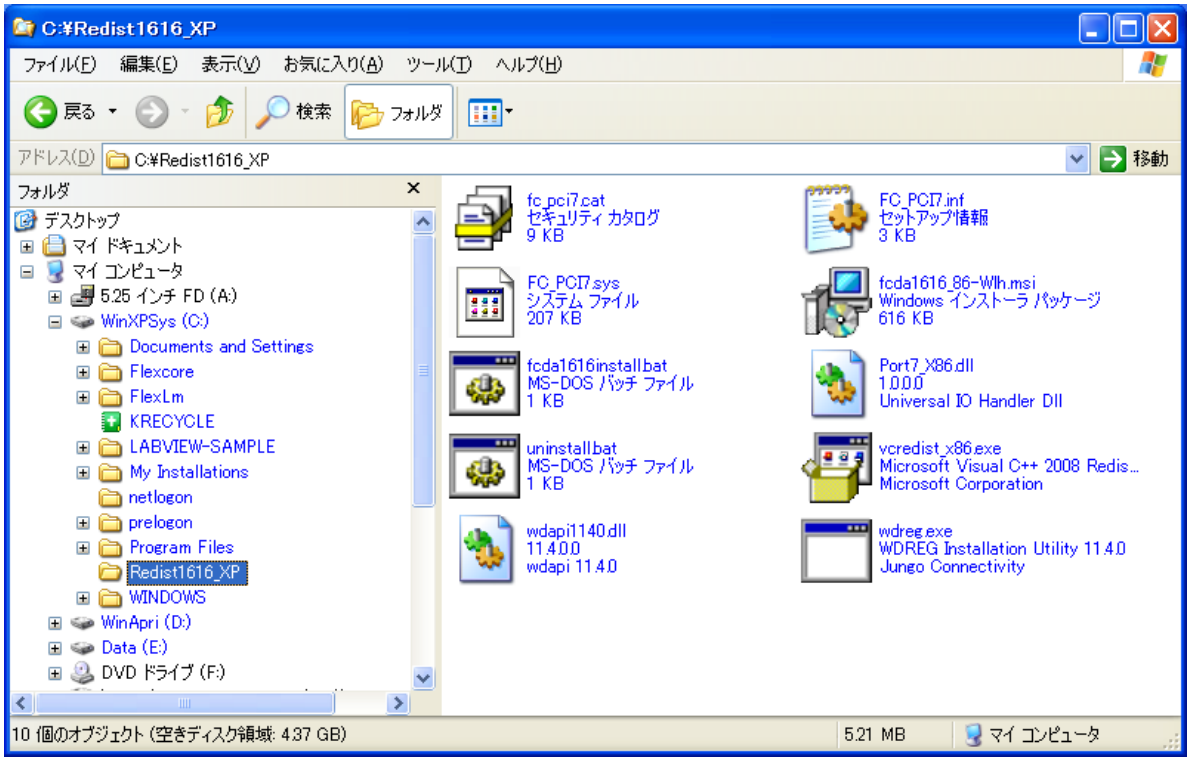


図４－２－１Ａ

デバイスインストールを開始する前に、旧ドライバーがインストールされていた場合、これを削除しなければなりません。そのためには、デバイスマネージャを開き、マイクロサイエンスドライバーが登録されているかどうかを確認します。因みに、下の図は、参考例としてＨＤＡ－７７０ＰＣＩがインストールされている状態で説明しています。

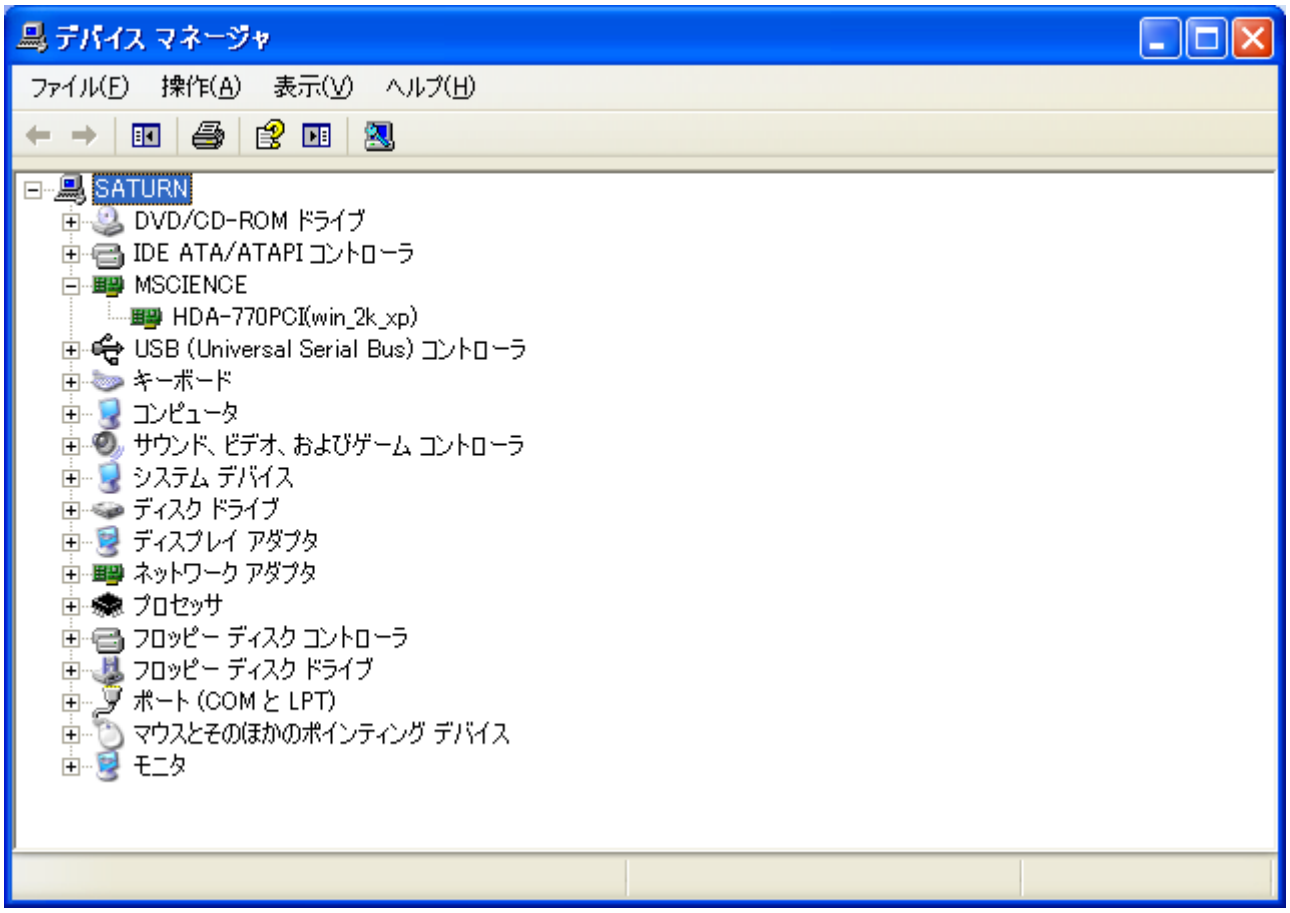


図４－２－１Ｂ

上図に示すようにMSCIENCEというエントリーが存在すれば、旧ドライバーがインストールされています。
ドライバー削除は、

1　まずWindows¥Infフォルダの中からOem*.Infファイルを検索します。検索条件としては、文字列として“MSCIENCE”が含まれているものを条件とします。検索されたファイルをテキストエディターでマイクロサイエンスのものである事を確認し、Oemxx.Inf（xxは上記の条件に合致した番号です）とOemxx.Pnfを削除します。

2　次にWindows¥System32フォルダの中から、DMS_PCI.SysとDMS_PCI.Infを探し同じように削除します。

3　最後に、図４－２－１Ｂで示すマイクロサイエンス製ドライバー（例ではHAD-770PCIです）を右クリックし削除します。

ここまできた段階で一旦パソコンの電源を落とし、ボードを取り外します。
再度パソコンの電源を投入し、図４－２－１Ａで示されるフォルダの中から“Fcad108SPciInstall.Bat”ファイルを右クリックし“開く”（実行する）を選択します。すると、まず図４－２－１Ｃで示されるウィンドーが開きます。（次ページ）

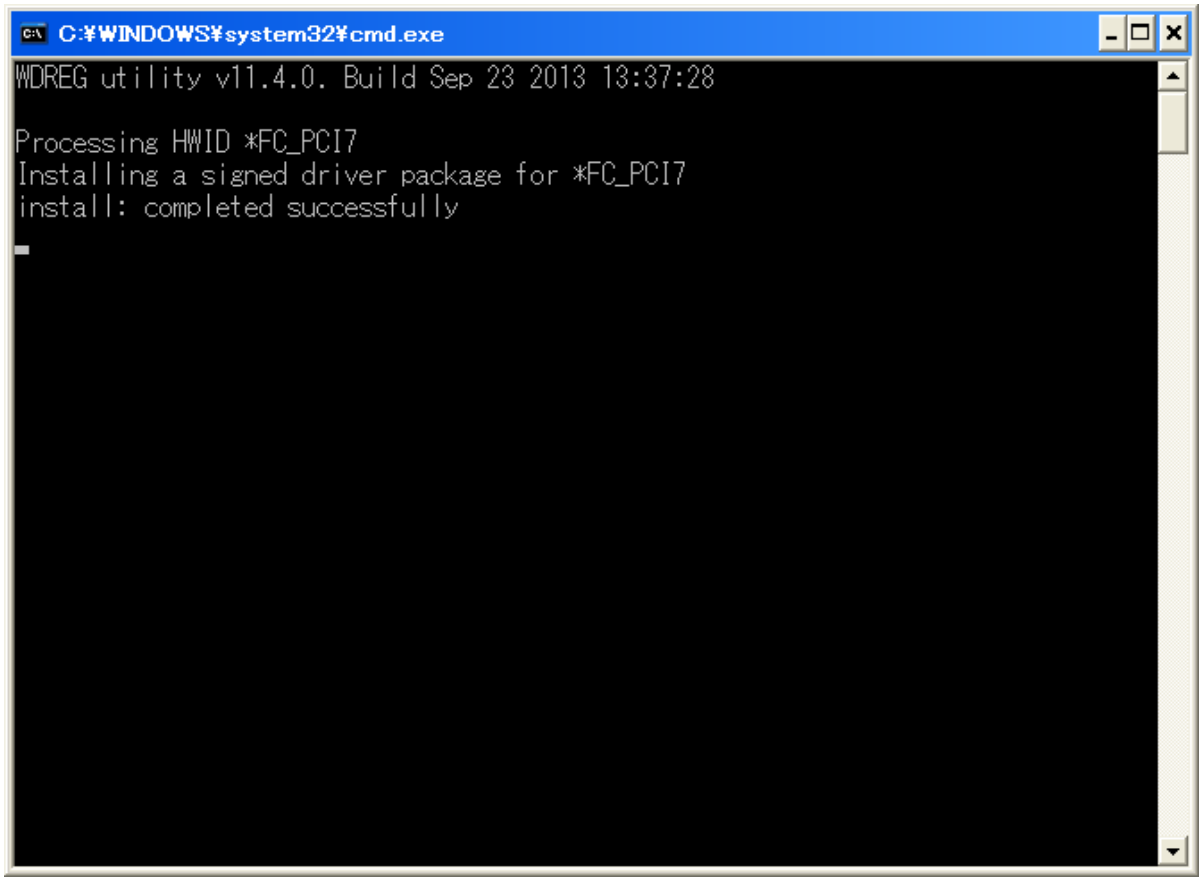
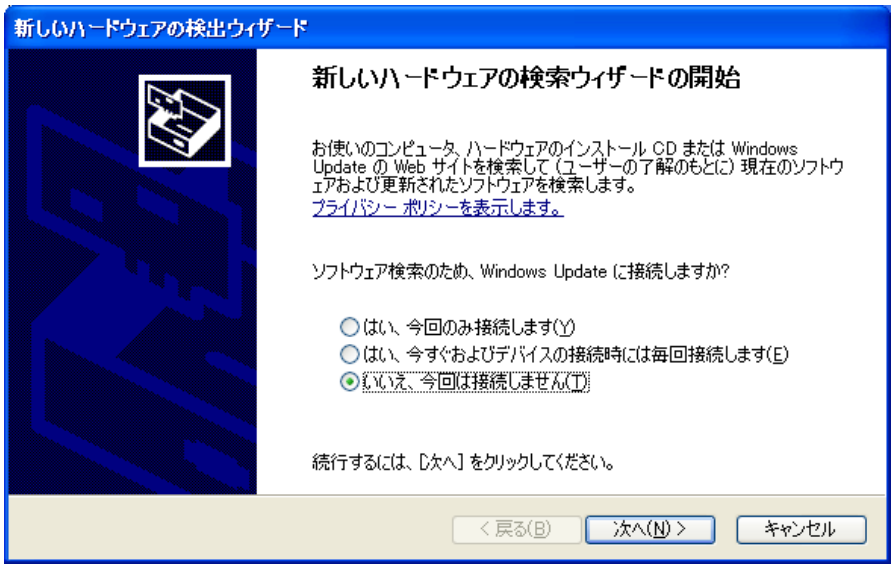
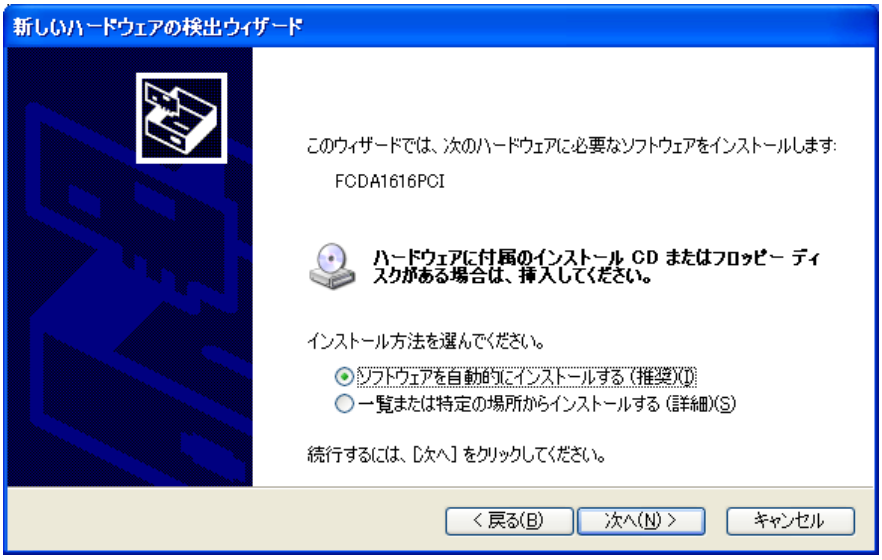


図４－２－１C

そして暫くすると、インストール作業が終了します。そこで再度パソコンの電源を遮断し FCAD108SPCI ボードを再度挿入し電源を投入します。システムが立ち上がるとハードウェアウィザードが立ち上がりますから、



WindowsUpdate への接続をせず、“次へ“ボタンをクリックします。すると



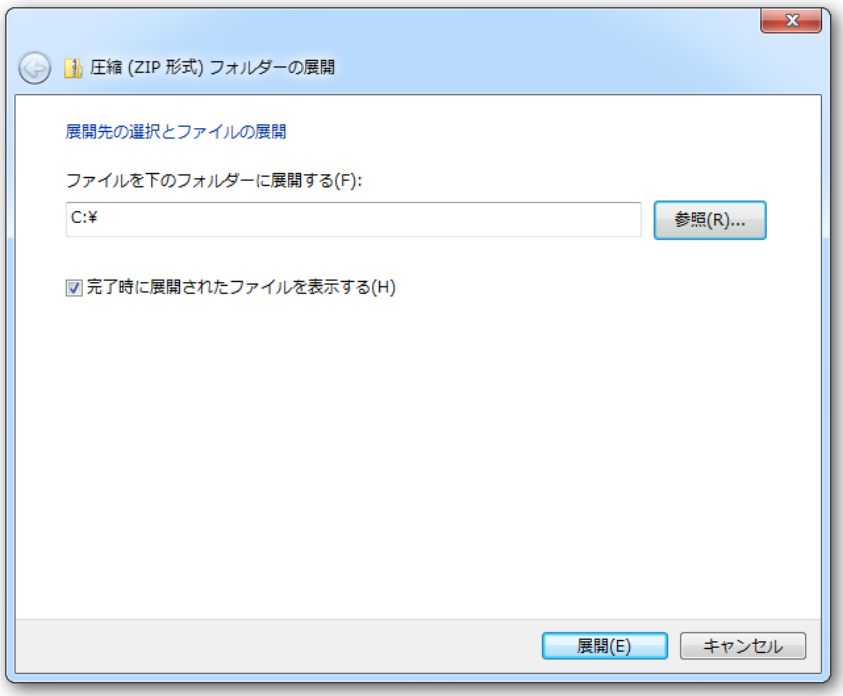
推奨設定のまま、“次へ”ボタンをクリックします。すると必要なDllファイル群がシステムフォルダにコピーされインストール作業は終了します。
ドライバーを削除する場合は、図４－２－１Ａで“Uninstall.Bat”ファイルを実行することで自動的にドライバーが削除されます。

４－２－２　Windows７（X86：32ビット）へのインストール

本製品用のソフトウェアは弊社ホームページ内ダウンロードコーナーにアップロードされています。その中から、実際に御使用になるＯＳとマッチしたドライバーセットをダウンロードして頂き本ボードを取り付ける前にデバイスドライバーをインストールしていただきます。

実際のインストール方法は以下の通りです。

・　本ボードをパソコンにセットアップする前に、弊社ホームページよりご使用のＯＳ用デバイスドライバーキットをダウンロードして頂きパソコンの中に解凍します。解凍場所は、Ｃドライブのルートとします。（本ドライバーキットには、デバイスハンドラーが含まれています。）



前ページの“展開”ボタンをクリックするとドライバーセットがＣドライブ内に展開されます。内容は図４－２－２Ａを参照してください。

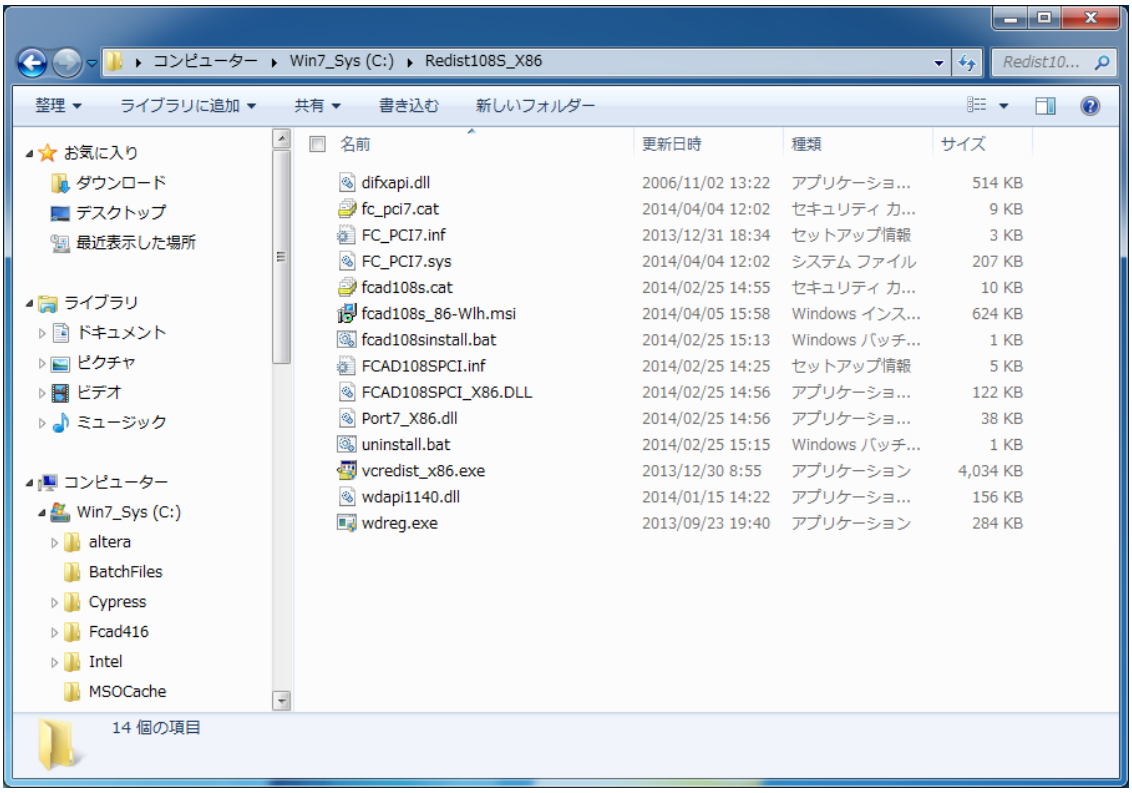
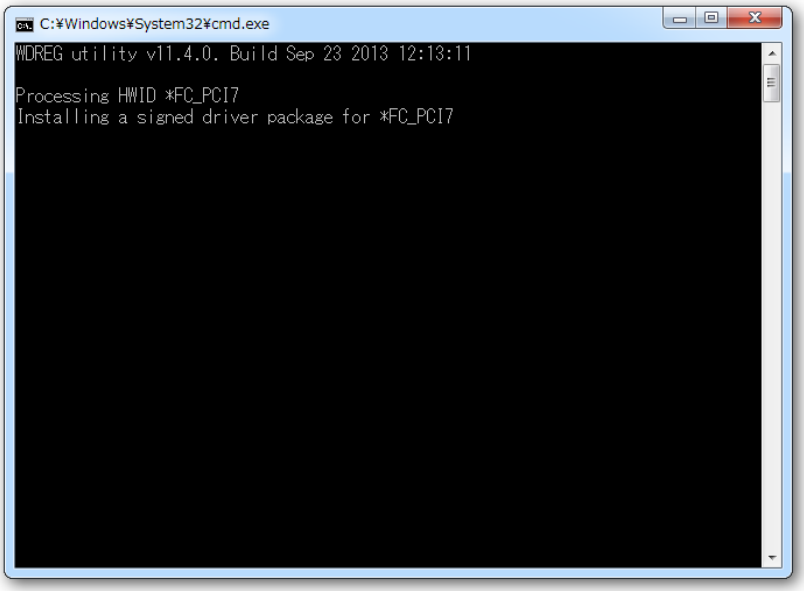


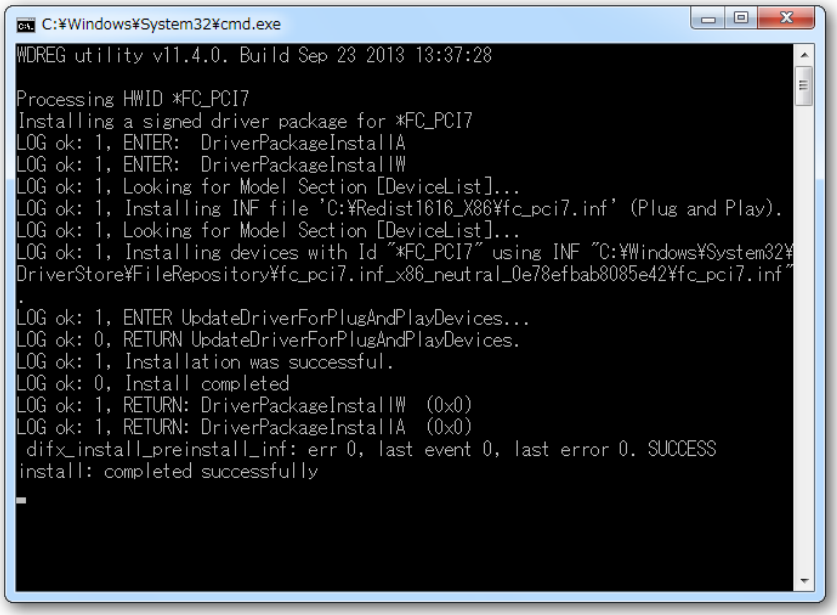
図４－２－２Ａ

この中で“Fcad108SInstall.Bat”がデバイスドライバーインストーラーです。***また、この時点で、本ボードは、まだパソコンには取り付けないで***下さい。この順序が守られない場合、正常なインストールは保証されません。このデバイスドライバーインストーラーを***管理者として***実行（右クリックメニューから選択）すると次のウィンドーが開きます。（ただ実行とすると、ウィンドーが瞬間的に終了しデバイスドライバーのインストールはできません）

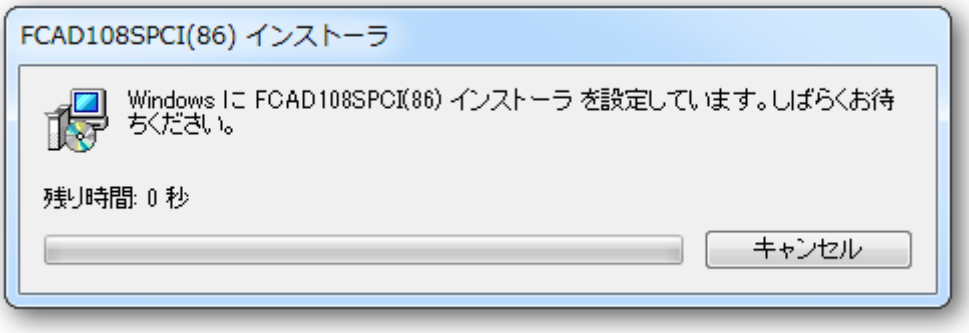
最初に次のウィンドーが開きます。



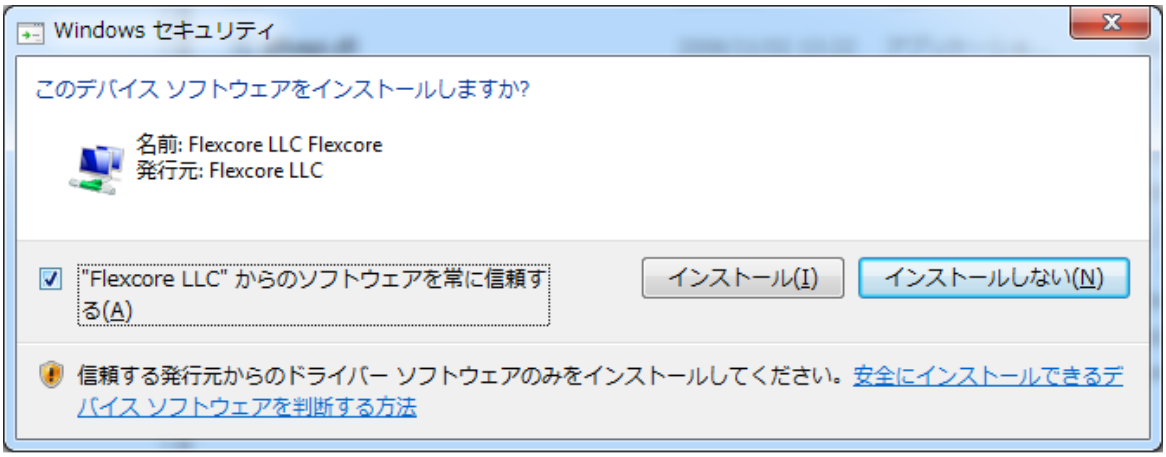
次いで次ページに示すウィンドーが開きます。



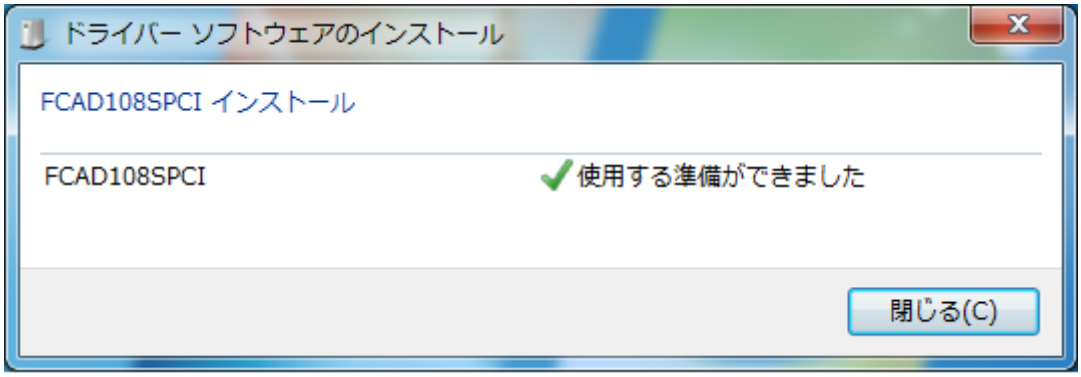
更に暫く待っていると、次のウィンドーが開きます。



更に待っていると次のウィンドーが開きます。



ここでは、“Ｆｌｅｘｃｏｒｅ　ＬＬＣ”からのソフトウェアを常に信頼するという項目にチェックを入れ“インストール”ボタンをクリックします。そして暫く待っているとインストール作業が終了します。
この後、一旦パソコンの電源を落とし、パソコン内部のＰＣＩスロット或いはＰＣＩ拡張ユニットに本ボードを挿入し再度パソコンの電源を投入します。ＯＳが立ち上がるとハードウェアの検出が行われ、少し待っていると画面下部のタスクバーの所に、デバイスドライバーが正常にインストールされたというメッセージが表示されます。



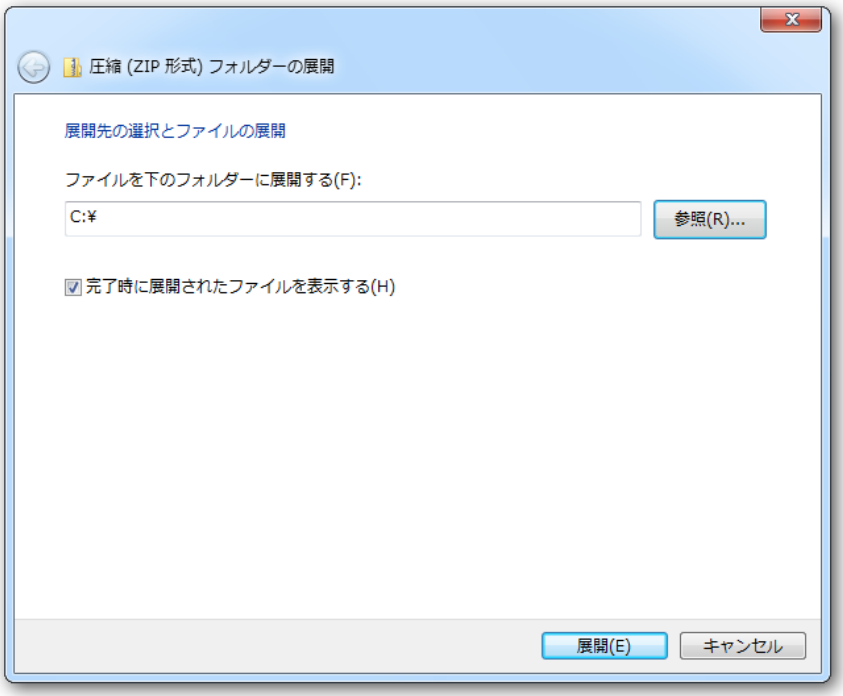
これで本ユニットのインストールは完了しました。

４－２－３　Windows７（X64：64 ビット）へのインストール

本製品用のソフトウェアは弊社ホームページ内ダウンロードコーナーにアップロードされています。その中から、実際に御使用になるＯＳとマッチしたドライバーセットをダウンロードして頂き本ボードを取り付ける前にデバイスドライバーをインストールしていただきます。

実際のインストール方法は以下の通りです。

・　本ボードをパソコンにセットアップする前に、弊社ホームページよりご使用のＯＳ用デバイスドライバーキットをダウンロードして頂きパソコンの中に解凍します。解凍場所は、Ｃドライブのルートとします。（本ドライバーキットには、デバイスハンドラーが含まれています。）



ここで“展開”ボタンをクリックするとドライバーセットがＣドライブ内に展開されます。内容は図４－２－３Ａを参照してください。

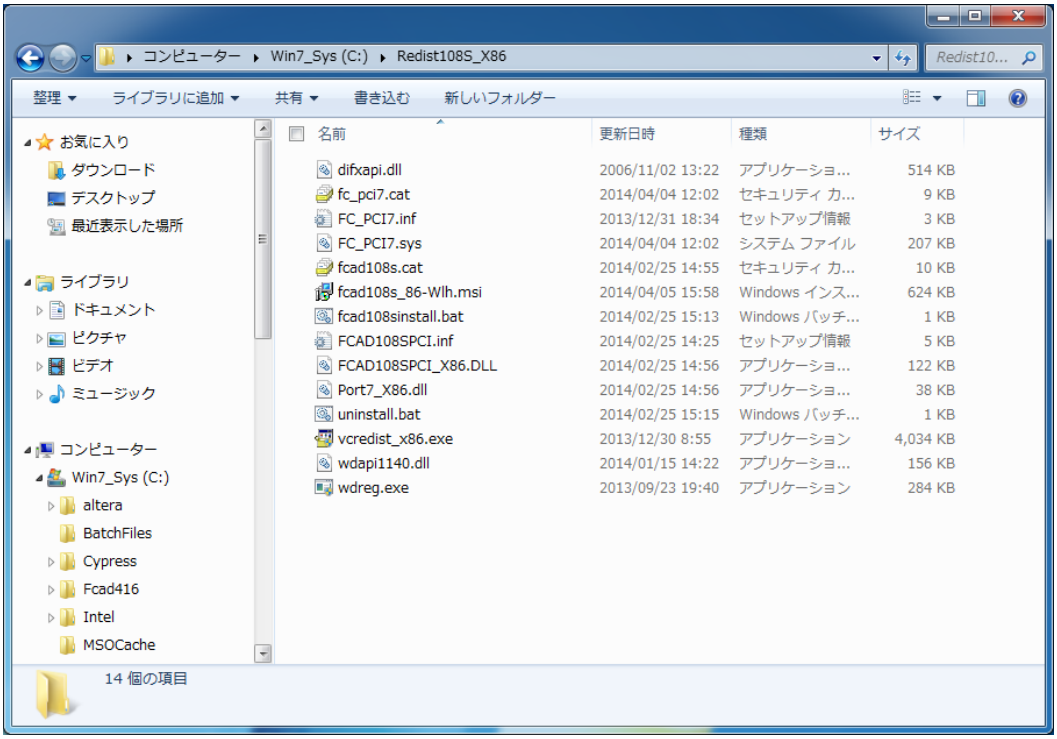
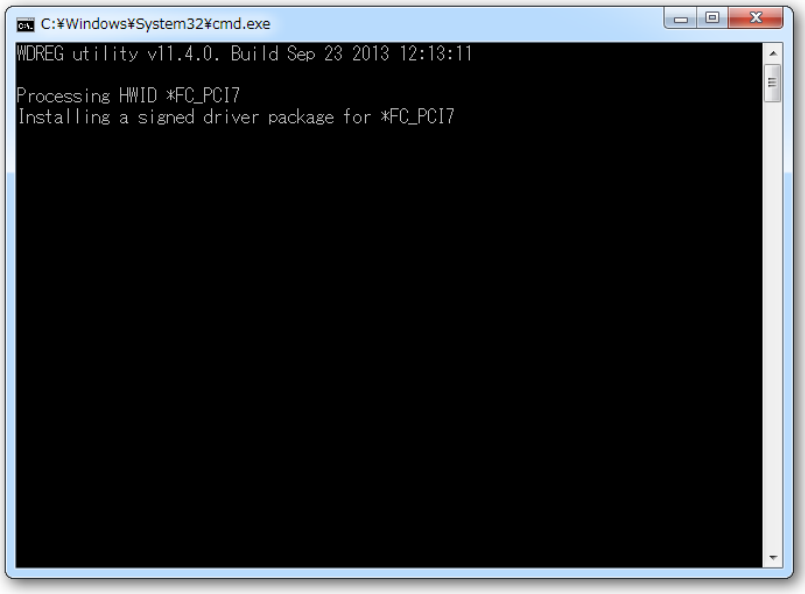


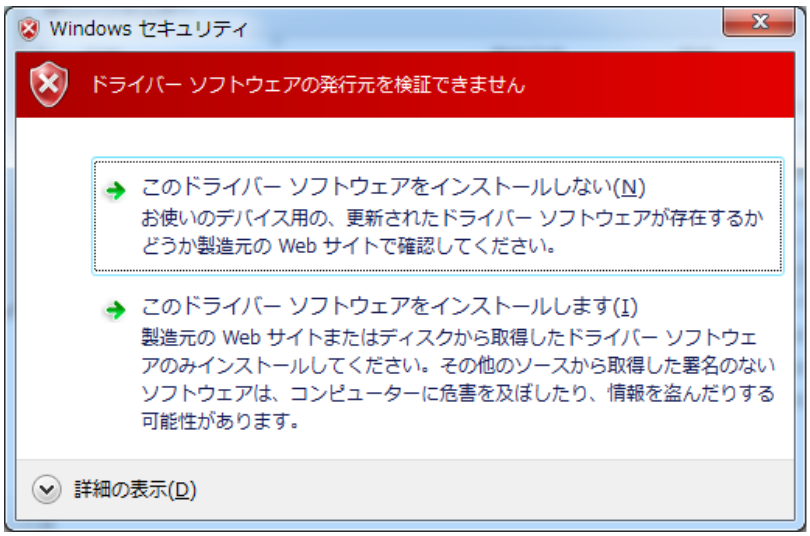
図４－２－３Ａ

この中で“Fcad108SInstall.Bat”がデバイスドライバーインストーラーです。***また、この時点で、本ボードは、まだパソコンには取り付けないで***下さい。この順序が守られない場合、正常なインストールは保証されません。このデバイスドライバーインストーラーを***管理者として***実行（右クリックメニューから選択）すると次のウィンドーが開きます。（ただ実行とすると、ウィンドーが瞬間的に終了しデバイスドライバーのインストールはできません）

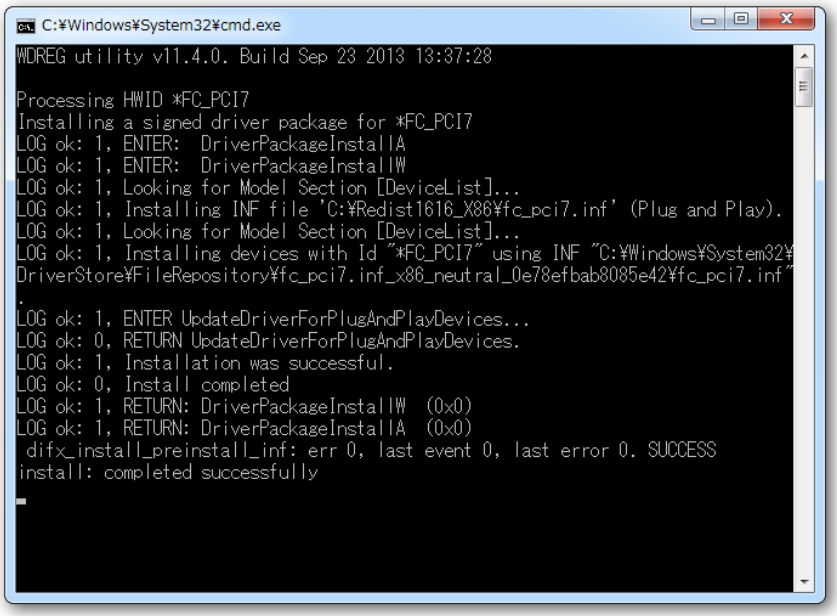
最初に次のウィンドーが開きます。



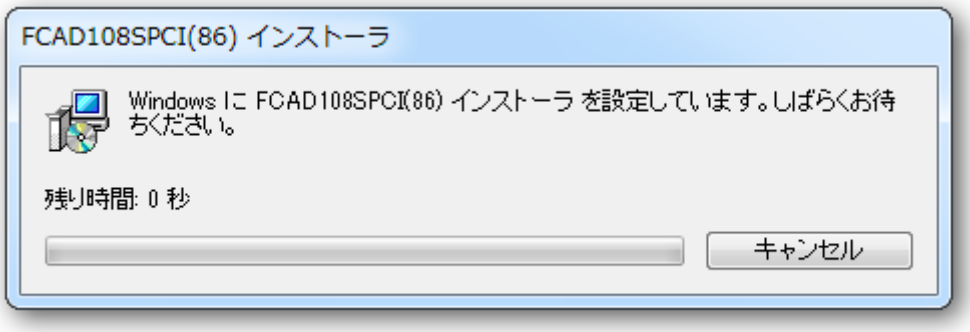
次いで次ページに示すウィンドーが開きます。



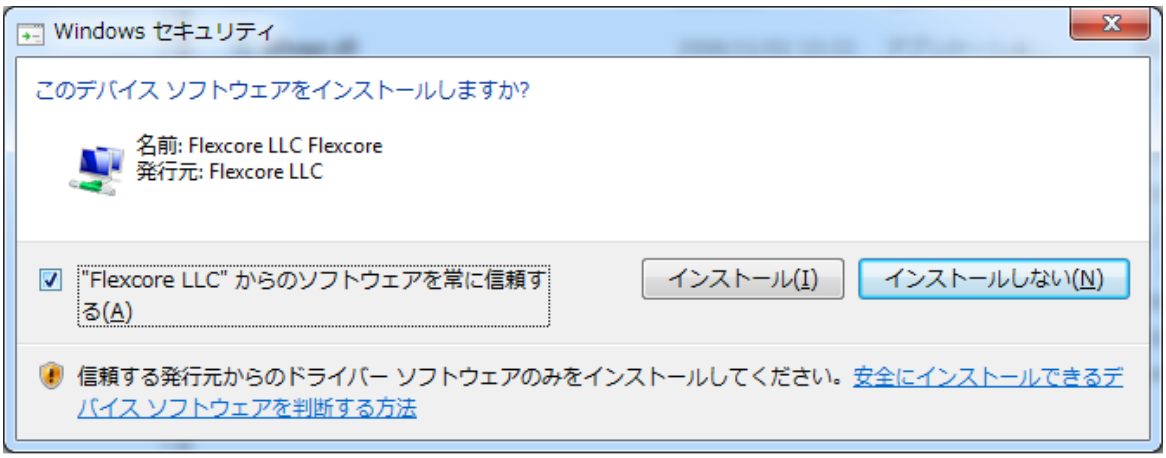
ここでは、“このドライバーソフトウェアをインストールします”側のボタンをクリックして下さい。すると次のウィンドーが表示されます。



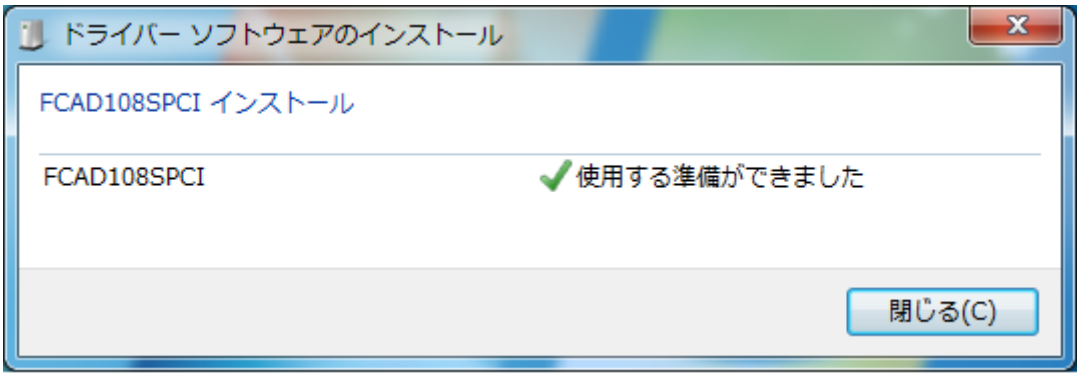
更に暫く待っていると、次のウィンドーが開きます。



更に待っていると次のウィンドーが開きます。



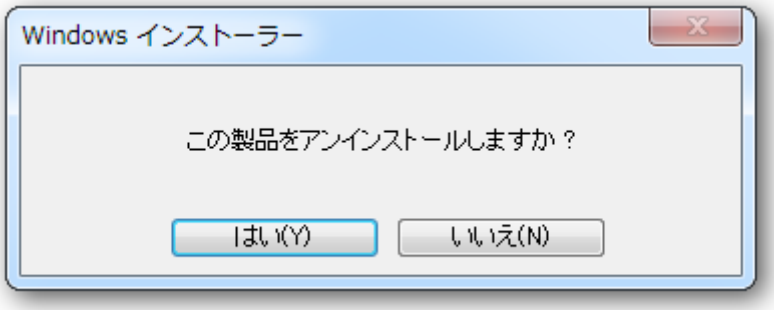
ここでは、“Ｆｌｅｘｃｏｒｅ　ＬＬＣ”からのソフトウェアを常に信頼するという項目にチェックを入れ“インストール”ボタンをクリックします。そして暫く待っているとインストール作業が終了します。
この後、一旦パソコンの電源を落とし、パソコン内部のＰＣＩスロット或いはＰＣＩ拡張ユニットに本ボードを挿入し再度パソコンの電源を投入します。ＯＳが立ち上がるとハードウェアの検出が行われ、少し待っていると画面下部のタスクバーの所に、デバイスドライバーが正常にインストールされたというメッセージが表示されます。



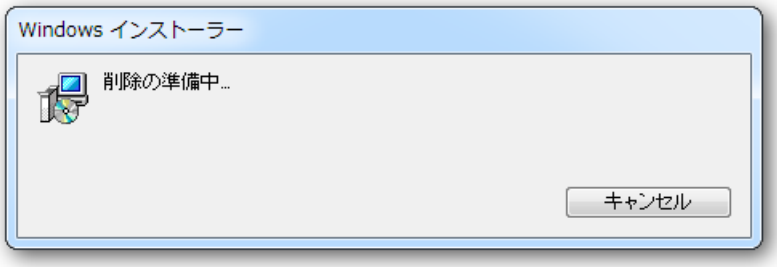
これで本ユニットのインストールは完了しました。

４－３　Windows７ドライバーのアンインストール

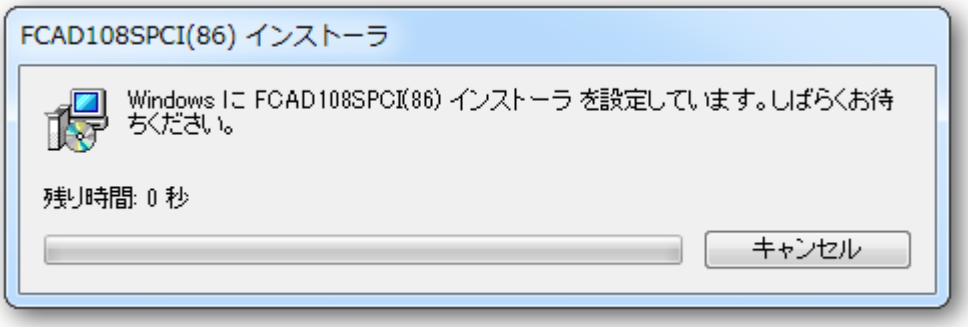
この方式でインストールしたドライバーはドライバー更新時などにドライバーをアンインストールする際にも簡単に行う事ができます。まず、４－２－１項で説明したデバイスドライバー解凍フォルダへ移動し、この中にある“Uninstall.Bat”ファイルを実行します。（ここでも*管理者として*実行する必要があります。）



というメッセージが現れますので“はい”をクリックします。すると



というウィンドーに変わり、更に待っていると



というウィンドーに変わり、暫く待っているとデバイスドライバーが削除されますので、パソコンの電源を遮断し、本ボードを取り外します。

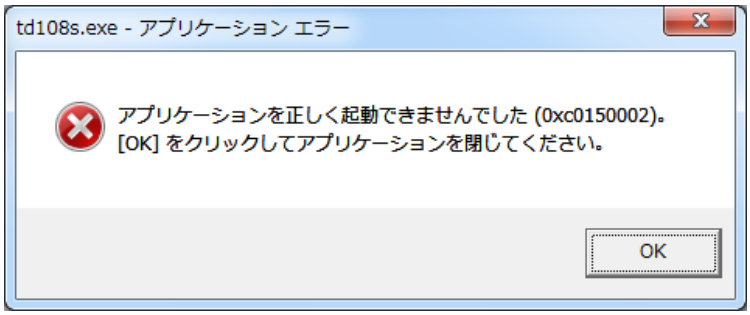
４－４　サンプルプログラムについて

本製品のサンプルプログラムは、大きく２種類から構成されています。第一のプログラムは、汎用入出力関数を利用したボードの動作確認プログラムであり、(内部レジスタ動作確認及び簡単な AD データ取り込み処理) 第二のプログラムは専用ハンドラーを使用した C+による自動サンプリング（Dll バッファ使用)、マニュアルサンプリング（ユーザーバッファ使用）及びループ処理プログラムの３構成から構成されています。また、アナログ回路設定変更などの実行例については、基本的に自動サンプリングサンプルの中で記述しています。また、X86（32 ビット)及び X64(64 ビット)の実行ファイルについてはそれぞれのサンプルプログラム内でディレクトリ構造によって住み分けを行っています。詳細については、弊社ホームページよりダウンロードし内容の確認をお願いします。

４－５　サンプルプログラム、動作確認プログラムについて（補足）

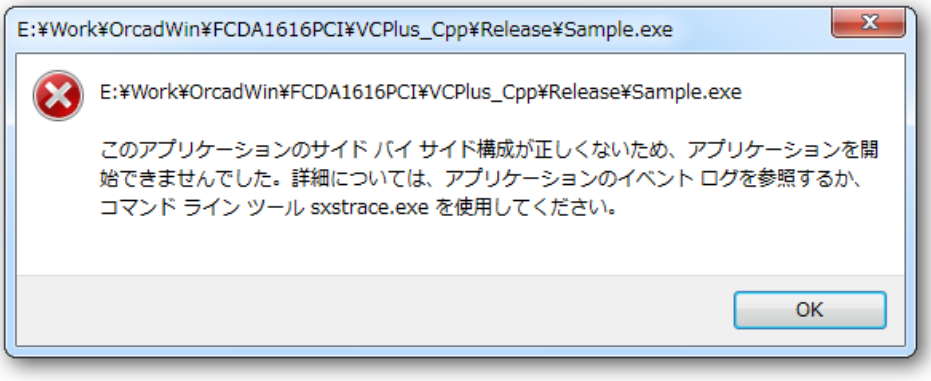
動作確認プログラムをWindows7の32ビット環境で動作させると、パソコン側の設定によってはエラーメッセージが表示されプログラムが動作しない事があります。（実際のメッセージは次ページに示します。）これは、ATL関連のアップデートと関係があるようで、弊社の環境ではWindows7（32ビット）をインストールしているがVS2008がセットアップされていない場合表示されました。このエラーはVS2008のランタイムをインストールしても回避できず、VS2008をインストールすると（SP1パッチを適用する前であっても）回避する事ができました。同じ

Windows7であっても64ビット版ではVS2008インストールをしなくてもこのエラーは現れないので、恐らくＯＳ自身の構造と関係があるものと思われますが、詳細は不明です。



動作確認プログラム実行不可能を示すメッセージ

また、サンプルプログラムを実際に動作させると、以下のようなメッセージが出て動作しない事があります。これは、Windows７若しくはWindowsXPにおいてＣ＋ランタイムが標準でインストールされていないためです。



Windows7の場合

WindowsXPの場合

弊社で作成した動作確認プログラムはＭＳＶＣ＋２００８でコンパイルされておりますので、専用のランタイムをインストールする事により、この状況を回避する事ができます。必要となるランタイムは、ドライバーパッケージの中に同梱しておりますので、こちらを実行することでランタイムのインストールができます。ファイル名称は、ｖｃｒｅｄｉｓｔ_ｘ８６.ｅｘｅ（Ｘ８６環境）又はｖｃｒｅｄｉｓｔ_ｘ６４.ｅｘｅ（Ｘ６４環境）になります。

若しくは、（まだＣ＋環境をインストールされていない場合）当該パソコンにＭＳＶＣ＋２００８をインストールする事でも対処する事ができます。

４－６　関数仕様

本ボードの関数セットは、表４－４に示すように、マイクロサイエンス製ドライバー内の関数名と等価な関数及び名称が全く異なる関数群から構成されています。これは、アプリケーション移植に際して意味のない名称修正等を避け、移植ミスをできるだけ減らすためです。名称に互換性がない関数は、本ボードでハードウェア上追加された機能を使用する関数若しくは元々の関数セットには存在しなかった関数に限られていますので、アプリケーション上これらの機能を使用する必要がない場合、アプリケーション側の修正箇所は、ハンドラーDll 名称、インポートライブラリ名称の変更及びインクルードファイルの変更のみでドライバー移植を完成する事ができます。また、本ボードで追加されたハードウェア機能を採用される場合は、同表後半の明らかに異なる関数名称を付与された関数群を混在させて追加採用する事で実現が可能です。

表４－４　関数名称一覧

連番	関数名	機能・動作	パラメータ等
【１】	AD688_Open_ADSys	ボード、本ハンドラーの初期化	
【２】	AD688_Set_SampCh	サンプリング実行チャンネル数設定	
【３】	AD688_Set_SampMode	サンプリングモードの設定	
【４】	AD688_Set_Trigger	トリガ関連の設定	
【５】	AD688_Set_RangeTrigger	レンジトリガ関連の設定	
【６】	AD688_Set_Exclk	オプション外部クロック値の設定	
【７】	AD688_Set_Clock	クロック源、クロック値の設定	
【８】	AD688_Start_Samp	サンプリングスタート	
【９】	AD688_Close_ADSys	本ハンドラーの終了	
【10】	AD688_Get_Status	ボードステータスの取得	
【11】	AD688_Read_DLLData	DLL 管理バッファからのデータ読出し	
【12】	AD688_Read_DirectFifo	FIFO からの直接データ読出し	
【13】	AD688_Get_OneScan	マニュアルサンプリング	
【14】	AD688_Out_Aux	汎用デジタル出力	
【15】	AD688_Inp_Aux	汎用デジタル入力	
【16】	AD688_Set_SampLoop	リングバッファ指定有無	
【17】	AD688_Set_Inpmode	アナログ入力モードの設定	
【18】	AD688_Stop_Samp	サンプリングの強制停止	
【19】	AD688_Clear_Flags	各フラグのクリア	
【20】	AD688_Read_RestData	残り AD データの読込み	
【21】	AD688_Set_ScanSpeed	スキャンスピードの設定	
【22】	AD688_Plus_Message	メッセージ発信の設定	
【23】	AD688_Get_Libver	本ハンドラーのバージョン情報取得	
以下に記述した５種類の関数はＦＣＡＤ１０８Ｓ独自の機能を使用するための関数セットである			
【24】	AD108_Get_HalfSize	Fifo ハーフフルサイズを取得する関数	
【25】	AD108_Get_UsedSize	メモリ使用データ数の取得	
【26】	AD108_SetSampNum	有限サンプリング回数（トリガ後）設定機能	
【27】	AD108_Set_DataCode	AD データコード、入力モード等の設定	
【28】	AD108_Get_DataCode	AD データコード、入力モード等の取得	

【１】ボード、本ハンドラーの初期化

int __stdcall AD688_Open_ADSys(HWND Owner, int num_board);	
引数	Owner:ウィンドーハンドル num_board:使用するボード数
戻り値	正常終了時：ボードの ID（＝１５H：ADM688PCI） エラー時：エラーコード／負の値
機能・動作	プラグアンドプレイで設定したアドレス、割り込み番号を本ハンドラーが認識すると同時に本ボードのリセット、ハンドラー内部の各種テーブルなどの初期化等を行う。

【２】サンプリング実行チャンネル数設定

int __stdcall AD688_Set_SampCh(int board_num, int no_ch, int scan_order[], int range[]);	
引数	board_no:対象ボード番号（０～７） no_ch:サンプリングを実行するチャンネル数（１～８） scan_order[]:各チャンネルのスキャン順（未使用：固定） range[]:各チャンネルの入力レンジ番号（未使用：固定）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	サンプリングを実行するチャンネル数、入力レンジを設定する。スキャン順番は若い順番からの順に固定、入力レンジはボード上のマルチプレクサによる電子回路切り替えによる

【３】サンプリングモードの設定

int __stdcall AD688_Set_SampMode(int trs_trig, int buf_area, int intr_sw);	
引数	trs_trig:AD データ転送の参照フラグ／０：ＥＭＰＴＹ解消、１：ハーフフル buf_area:AD データ転送先／０：DLL 管理バッファ、１：ユーザープログラム内バッファ intr_sw:割り込みイベント発生要因指定（ダミー）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	buf_area で転送先を DLL 管理バッファとした場合は当ハンドラーが管理する DLL バッファにデータを読み込む自動モード、ユーザープログラム側からはステータス取得関数でサンプリング済みデータ点数を認識して専用の関数で読み出す。ユーザープログラム内バッファとした場合は、ユーザープログラム自体がステータス取得関数でボード上のメモリ状態を直接監視して専用関数でユーザープログラム側バッファへ読み込む

【４】トリガ関連の設定Ａ

int __stdcall AD688_Set_Trigger(int trg_mode, int trg_source, int trg_pol, int trg_level);	
引数	trg_mode:トリガ動作モード（０：即トリガ、１：ポストトリガ） trg_source:トリガ源（０：ソフトトリガ、１：アナログトリガ、２：デジタルトリガ） trg_pol:トリガ極性（０：負エッジ、１：正エッジ、２：負レベル、３：正レベル） trg_level:トリガレベル（アナログ）AD データコード上位８ビットで指定
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	トリガ動作モード、トリガ源、トリガ極性、レベル等の設定を行う。尚トリガ動作モードをポストトリガ、トリガ源をデジタルで極性をレベルに指定すると帯域サンプリングとなる。 アナログトリガ検出対象は（複数ボード使用時はマスターボードの）チャンネル０固定である。

【5】レンジトリガ関連の設定Ｂ

int __stdcall AD688_Set_RangeTrigger(int trg_sel, int trg_level_hi, int trg_level_lo);	
引数	trg_sel:アナログトリガモード／０：アウトレンジ、１：インレンジ、２：デュアルスロープ（＋） ３：デュアルスロープ（－） trg_level_hi:トリガレベル上限値 trg_level_lo:トリガレベル下限値
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	レンジトリガの極性を含む動作モード、レベルの設定。アナログトリガ検出対象は（複数ボード使用時はマスターボードの）チャンネル０

【6】オプション外部クロック値の設定

int __stdcall AD688_Set_Exclk(int exclk_freq);	
引数	exclk_freq:オプション、または外部クロック源の周波数値（Hz）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	オプション、または外部クロック源を使用する時その周波数値を設定する。この際、Set_Clock 関数を呼び出す前に本関数を実行する必要がある。但し、クロック設定で分周比による設定を行う場合若しくは内部クロックを使用する場合にはこの関数を使用する必要はない。

【7】クロック源、クロック値の設定

int __stdcall AD688_Set_Clock(int clk_source, int set_mode, int *time_unit, int *clk_period);	
引数	clk_source:クロック源　０：内部クロック源０（４０．０ＭＨｚ） １：内部クロック源１（３２．７６８ＭＨｚ） ２：内部クロック源２（オプション） ３：内部クロック源３（未使用） ４：外部クロック源（有効極性＝↓） ５：外部クロック源（有効極性＝↑） set_mode:クロック源の指定方法　０：クロック周期の値 １：分周比 time_unit:クロック周期の単位　０：秒、１：ｍ秒、２：ｕ秒、３：ｎ秒 clk_period:クロック周期の値、または分周比
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	サンプリングクロック値を設定する。尚設定できないクロック周期の値を指定すると設定可能な長いほうの近似値が設定される。また、クロック源に２，４，５何れかを指定しクロック周期の値で設定する場合は前記 Set_Exclk 関数でクロック源周波数値を定義しておく。

【8】サンプリングスタート

int __stdcall AD688_Start_Samp(int no_samp);	
引数	no_samp:トリガ後のサンプリングデータ点数（１チャンネル当たりの点数）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	サンプリングを実行する。トリガ設定で即トリガとしてある場合は即サンプリングスタート、またポストトリガが選択されている時はトリガ待ちスタートとなる。尚 DLL バッファを使用する場合は、DLL バッファとして本関数の引数 no_samp×チャンネル数×２（バイト）が確保される。

【９】本ハンドラーの終了

int __stdcall AD688_Close_ADSys(void);	
引数	なし
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	本ハンドラーの終了、確保したメモリの開放などを行う。

【10】ボードステータスの取得

int __stdcall AD688_Get_Status(int *sampled, int status[])	
引数	sampled:サンプリング済みデータ点数（１チャンネル当たり：DLL バッファ） status[0]:AD ボードのステータス１ status[1]:AD ボードのステータス２（本ボードでは未実装）
戻り値	正常終了時：０連続サンプリング実行中、１：停止中 エラー時：エラーコード／負の値
機能・動作	関数呼び出し時のサンプリング済みデータ点数及びマスターボードのステータス生データを取得する。マニュアルモード時はステータスのみ有効

【11】DLL 管理バッファからのデータ読出し

int __stdcall AD688_Read_DLLData(int board_no, int no_data, int data_pos, UINT_PTR *bufptr, int bufsize)	
引数	board_no:対象ボード番号 no_data:ＤＬＬ管理バッファから読み出すチャンネル当たりのデータ点数 data_pos:ＤＬＬ管理バッファから読み出すデータの先頭位置 bufptr:転送先ＡＤデータバッファのポインター bufsize:転送先ＡＤデータバッファの大きさ（バイト指定：総データ数の２倍）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	サンプリングされたＡＤデータがＤＬＬバッファに格納されている時、任意の部分をユーザープログラム内のデータバッファへ転送する。読み出すデータの末尾はステータス関数で得られるサンプリング済みデータ点数の値以内でなければならない。

【12】FIFO からの直接データ読出し

int __stdcall AD688_Read_DirectFifo(int board_no, UINT_PTR *bufptr, int bufsize)	
引数	board_no:対象ボード番号 bufptr:転送先ＡＤデータバッファのポインター bufsize:転送先ＡＤデータバッファの大きさ（バイト指定：総データ数の２倍）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	ＡＤボード上のメモリから直接、ユーザープログラム内のデータバッファへ転送する。この関数は、サンプリング動作モードとしてマニュアルモードを指定した時のみ有効となる。

【13】マニュアルサンプリング

int __stdcall AD688_Get_OneScan(UINT_PTR *bufptr, int bufsize);	
引数	bufptr:ＡＤデータバッファのポインター bufsize:ＡＤデータバッファの大きさ（バイト指定：総データ数の２倍）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	予め設定したチャンネル数等を使用して全ボードに対して １ 回だけサンプリングを行わせる。得られたＡＤデータは一括してこの関数で指定したバッファへ格納される。（マスターボードのチャンネル０～７、スレーブボード１のチャンネル０～７等）

【14】汎用デジタル出力

int __stdcall AD688_Out_Aux(int board_no, int data);	
引数	board_no:制御対象ボード番号 data:汎用１ビット出力データ
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	汎用１ビット出力データを更新する。当データは、電源投入時またはハードウェアリセット時“０”に初期化されるが、ボードの制御部リセットでは変化しない。

【15】汎用デジタル入力

int __stdcall AD688_Inp_Aux(int board_no);	
引数	board_no:制御対象ボード番号
戻り値	正常終了時：汎用１ビット入力データ エラー時：エラーコード／負の値
機能・動作	汎用１ビット入力データを読み込む

【16】リングバッファ指定有無

int __stdcall AD688_Set_SampLoop(void);	
引数	なし
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	DLL 管理 AD データバッファをリングバッファとして使用するかどうかの設定を行う。（トグル動作）リングバッファとして使用する場合、DLL 管理バッファが満杯になると、同バッファの先頭から上書きの形でデータが保存される。この時、ステータス取得関数で得られるサンプリング済みデータ点数の値も“０”（バッファ先頭を現す）に戻る。

【17】アナログ入力モードの設定

int __stdcall AD688_Set_Inpmode(int inp_mode, int adcode, int ad_reso, int ad_rangemode);	
引数	inp_mode:アナログ入力信号形式（本ボードではダミー） adcode:ＡＤデータコード指定（０：オフセットバイナリ、１：２の補数） ad_reso:ＡＤ変換分解能（本ボードではダミー） ad_rangemode:（本ボードではダミー）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	ＡＤデータコードを指定する。他のパラメータはダミーなので意識する必要はない

【18】サンプリングの強制停止

int __stdcall AD688_Stop_Samp(void);	
引数	なし
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	サンプリングを強制的に中止する。ボード内部のメモリに残りデータがあっても、これらは無効となる。

【19】各フラグのクリア（全ボード一括実行）

int __stdcall AD688_Clear_Flags(int c_data);	
引数	c_data:クリアビット指定データ。（レジスタ内容説明３-13 項を参照の事）
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	ＡＤボード上の各フラグをクリアする

【20】残り AD データの読込み（全ボード一括実行）

int __stdcall AD688_Read_RestData(void);	
引数	なし
戻り値	正常終了時：読み込んだ残りデータ数（この数値は、チャンネル単位ではなく全データ数を示す） エラー時：エラーコード／負の値
機能・動作	Dll バッファ使用サンプリングの場合、データロストエラー発生後（エラー発生と同時にサンプリング動作は停止する）ＡＤボード内に残りデータがあれば、これを本関数で Dll バッファの末尾に追加する形で読み込む事ができる。この操作を行うと、Dll バッファの内容が更新されるので、実行のタイミングには注意が必要である。

【21】スキャンスピードの設定（全ボード共通）

int __stdcall AD688_Set_ScanSpeed(int speed);	
引数	speed:アナログ入力スキャン速度指定　０：高速モード（1uS／チャンネル） １：低速モード（4uS／チャンネル） ２：予備モード１ ３：予備モード２
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	スキャン速度を切り替えることにより複数チャンネルサンプリング時のＡＤデータ正確度が変わる。

【22】メッセージ発信の設定

int __stdcall AD688_Plus_Message(int submit);	
引数	submit:オプションメッセージ発信の有無　０：発信しない、１：発信する
戻り値	正常終了時：０ エラー時：エラーコード／負の値
機能・動作	（マニュアルモードの場合）Set_SampMode 関数で定義された trs_trig で指定された参照フラグを検出した時点でメッセージを発信する。 （自動モードの場合）Set_SampMode 関数で定義された trs_trig で指定された参照フラグによって所定の読込み動作を行った時点でメッセージを発信する。尚 PostMessage 関数の第２パラメータ（message）はマイクロサイエンス製ドライバーとの相互干渉を避けるため、異なった番号（WM_USER+0x1108）を使用している。

【23】本ハンドラーのバージョン情報取得

int __stdcall AD688_Get_Libver(int ver);	
引数	ver:バージョン情報の意味を指定する変数　　０：メジャーNo＋マイナーNo １：メジャーNo ２：マイナーNo
戻り値	正常終了時：本ハンドラーのバージョン番号 エラー時：エラーコード／負の値
機能・動作	本ハンドラーのバージョン番号を取得する関数である。

ＦＣＡＤ１０８Ｓ独自機能用関数セット

以下の関数群は、FCAD108SPCI に導入されたハードウェアを操作する専用関数群である。

【24】ハーフフルサイズの取得

int __stdcall AD108_Get_HalfSize (void);	
引数	なし
戻り値	正常終了時：Fifo ハーフサイズ値（単位：ワード） エラー発生時：エラーコード（負の値）
機能・動作	システムで検出された本ボード一枚あたりのＦＩＦＯハーフサイズを取得する関数である。この関数を使用することで、現状のＦＩＦＯハーフフルサイズを取得しデータ処理に利用することができる。

【25】使用済みメモリデータ数の取得

int __stdcall AD108_Get_UsedSize (int board_no, UINT_PTR *mem_size);	
引数	board_no:通信の相手となるボードの番号（SW-BN の値） mem_size:使用済みメモリデータ数を取得するためのバッファ（ポインター渡し）
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	指定したボードから、使用済みメモリデータ数を取得する関数である。この関数を実装する事により、アプリケーション側から任意のタイミングで現在保持されている AD サンプリングデータ個数を知る事ができる。

【26】有限サンプリング回数（トリガ後）設定機能

int __stdcall AD108_SetSampNum (int samp_count);	
引数	samp_count:トリガ後のチャンネル当たりサンプリング回数を指定する
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	システム内の全ボードに対して、トリガ後サンプリング回数を設定する。この設定を行っておくことにより、当ハンドラー内部で、有限回数サンプリング要求フラグを指定して動作を行わせる。（３－１１　サンプリングモードレジスタの B1 ビットをセットする事でこの操作を行う。）

【27】AD 入力モードの設定

int __stdcall AD108_Set_DataCode (int board_no, int *uni_bypol, int *sence_level, int *range_mode, int *numofbits);	
引数	board_no:操作対象ボードを規定する SW-BN スイッチの値 uni_bypol:ユニポーラ／バイポーラ指定（０：バイポーラ、１：ユニポーラ） sence_level:入力感度切り替え（０：２．５Ｖ、１：５Ｖ、２：１０Ｖ） range_mode:A レンジ・B レンジ切り替え（０：A レンジ、１：B レンジ） numofbits:ビット幅切り替え（０：１４ビット、１：１２ビット） 注）board_no を除きポインター渡し
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	board_no で指定するボードについて入力モードを指定する関数である。 FCAD１０８Ｓでは、アナログ回路の切り替え機能がメカニカルスイッチではなく半導体による電子切り替え機能となったため、これら回路の設定をアプリケーション側からソフトウェア的に制御する事が可能となった。尚、本関数で設定された内容は一時的なものであり、ボードリセット或いはハードウェアリセット（電源再投入）により、初期状態に復帰する。

【28】AD 入力モードの取得

int __stdcall AD108_Get_DataCode(int board_no, int *uni_bypol, int *sence_level, int *range_mode, int *numofbits);	
引数	board_no:操作対象ボードを規定する SW-BN スイッチの値 uni_bypol:ユニポーラ／バイポーラ指定（０：バイポーラ、１：ユニポーラ） sence_level:入力感度切り替え（０：２．５Ｖ、１：５Ｖ、２：１０Ｖ） range_mode:A レンジ・B レンジ切り替え（０：A レンジ、１：B レンジ） numofbits:ビット幅切り替え（０：１４ビット、１：１２ビット） 注）board_no を除きポインター渡し
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	Board_no で指定するボードについて入力モードを取得する関数である。

４－７　エラーコード

戻り値	不具合の内容	適用関数等
－１	必要な PCI ライブラリが見つからない	AD688_Open_ADSys
－２	FCAD108SPCI ボードが見つからなかった	各関数
－３	マスターボードが見つからなかった	AD688_Open_ADSys、Start_Samp
－４	SW-BN スイッチが重複している	AD688_Open_ADSys
－５	データコード指定が間違っている	AD688_Set_Inpmode
－６	指定されたユニット番号のボードが存在しなかった	AD688_Read_RestData
－７	指定されたボード数と実際の枚数が異なっていた	AD688_Open_ADSys
－８	オープンされているボードがない	各関数
－９	スタートしているボードがない	各関数
－１０	指定チャンネル数が異常	AD688_Set_SampCh
－１１	転送フラグ指定エラー	AD688_Set_SampMode
－１２	バッファ指定エラー	AD688_Set_SampMode
－１３	トリガ選択エラー	AD688_Set_Trigger 等
－１４	トリガ源選択エラー	AD688_Set_Trigger
－１５	トリガのレベル関係が異常	AD688_Set_RangeTrigger
－１６	外部クロック値設定エラー	AD688_Set_Exclk
－１７	クロックソース指定が異常	AD688_Set_Clock
－１８	クロック周期指定が異常	AD688_Set_Clock
－１９	スキャン周期指定が仕様範囲外	AD688_Set_Clock
－２０	分周比指定が許容範囲外	AD688_Set_Clock
－２１	クロック指定方法が間違っている	AD688_Set_Clock
－２２	Dll バッファポインターがおかしい	AD688_Read_DllData
－２３	Dll バッファサイズがおかしい	AD688_Read_DllData,AD688_Get_OneScan
－２４	何らかの理由で動作していないボードがある	AD688_Get_OneScan
－２５	スキャン速度指定エラー	AD688_Set_ScanSpeed
－２６	バージョン番号指定エラー	AD688_Get_Libver
－２７	メッセージ送信変数エラー	AD688_Plus_Message
－２８	アナログ入力レベル指定エラー	AD108S_Get_DataCode
－２９	アナログ設定設定値エラー	AD108S_Set_DataCode
－３０	チャンネル数がボード毎に異なっていた	AD688_Start_Samp
－３１	既にサンプリング中	各関数
－３２	サンプリング数が異常だった	AD688_Start_Samp
－３３	ユーザーバッファが指定されている	AD688_Read_RestData
－３４	複数ボードに於いてハーフフルサイズが異なっていた	AD688_Open_ADSys
－３５	データロストが発生していない	AD688_Read_RestData
－３６	メモリ確保に失敗した	ドライバー内部処理中
－３７	14 ビットモードでユニポーラ指定はできない	AD108_Set_DataCode
－３８	外部クロックが設定されていない	AD688_Set_Clock

第５章　汎用デバイスドライバー仕様書

本仕様書は、フレックスコア製 PCI ボードを制御するために必要となる汎用デバイスドライバーの内容について記述したものです。本デバイスドライバーは、最大で 16 台までの PCI ボードを同時に制御する事が可能ですが、基本的な仕組みは、ドライバーオープン及びドライバースタートから始まり、夫々の PCI ボードリソースを、Ｉ／O制御レジスタへのアクセスにより制御し、全ての制御が終了した段階でドライバーストップ、更にドライバークローズ処理を行って制御全てを終了するところまでを行います。
基本的なリソース制御については、バイト制御、バイトブロック制御、ワード制御、ワードブロック制御、更にダブルワード制御及びダブルワードブロック制御の１２種類（各々リード・ライト処理がある）が定義されています。実際には、本仕様書脱稿の段階でダブルワード制御を行うレジスタを装備したボードは存在しませんが、将来的にそのようなボードが成立する可能性も充分考えられるため、ハンドラー仕様書として内容を整備しています。

本ドライバーは、Windows7 等での PCI ボードインストールとの関係上、対応する専用ドライバーインストール時に共にインストールされるよう設定されています。（即ち専用のインストーラーは存在しません。）

また、本ドライバーは、上記の如く単純なＩ／Ｏレジスタアクセスのみから構成されている為、基本的に無サポートとします。また全てのデータ処理（バイト／ワード／ダブルワード：リード／ライト）については、クリティカルセクションによって排他処理が保証されています。
※　クリティカルセクションについては、特にマルチコアＣＰＵ等の環境で本ドライバーを使用する際に必要となるものですが、ここではその詳細については記述しません。詳細については、マイクロソフト製ビジュアルスタジオ等に詳細な記述があるのでこれを参照してください。

ハンドラー及び関連ファイル名称一覧表

ＯＳ及びビット幅	Windows7　32 ビット	Windows7　64 ビット	WindowsXP　32 ビット
ドライバー名称	PORT7_X86.Dll	PORT7_X64.Dll	PORT7_X86.Dll
インポートライブラリ名称	PORT7_X86.Lib	PORT7_X64.Lib	PORT7_X86.Lib
関数インデックス	PORT7.H	PORT7.H	PORT7.H

上記ドライバー３種類の内、WindowsXP32 ビット用ドライバーについては、システム移行動作確認用としてのみ使用する事を前提として公開しています。このドライバーは、WindowsXP システムで動作していたアプリを Windows7 へ移行する際に、その操作を段階的に（つまり OS の変更を行うこと無しに）新しいドライバーでの動作評価を行うことができるよう用意されているものです。（ハンドラーの内容としては Windows７　３２ビット版と全く同じ構成になっています。）

以下に記述する仕様は、ある固有ベンダーID に従った PCI ボード群に対する汎用デバイスドライバーの仕様書です。ベンダーID は固有の値（現状０ｘ１３ＦＤ）でなければなりません。

【1】ドライバーオープン

int __stdcall Open_Driver(int *device_id);	
引数	device_id:各ボードのデバイス ID をセットする配列（ユーザー側にて確保:最大 16 個）
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	ハンドラー内部の初期化を行い、システム内で検出されたそれぞれのボードのデバイス ID を報告する。

【2】ドライバースタート

int __stdcall Start_Driver(int board_no, int base_no, int *resorce_no);	
引数	board_no: ドライバーオープンで報告された、デバイス ID を格納している配列の要素番号であり、尚且つシステム内で検索され発見された該当ボードの発見順序を表す変数である base_no: ＩＯリソース番号（２固定） resource_no:当汎用ハンドラー内で確定したリソースを指し示す要素番号
戻り値	正常終了時：０ エラー：エラーコード（負の値）
機能・動作	ドライバーオープンで検出されたボード群の内 board_no で指定したボードと通信を開始する。

【3】バイトリード

int __stdcall ReadByte(int resource_no, int offset);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス
戻り値	正常終了時：読み込んだバイト値 エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタの値を読み込みユーザーへ返す関数（戻り値＝バイト）

【4】バイトブロックリード

int __stdcall ReadByteBlock(int resource_no, int offset, int count, BYTE *pbuf);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス count:読込みを行うバイト数 pbuf:読み込んだレジスタからの値を保存する先頭アドレス（ポインター）
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタの値を count 回数読み込みユーザーが用意したデータバッファ（pbuf）へ返す関数である。pbuf データバッファのサイズは count（バイト）必要である。

【5】ワードリード

int __stdcall ReadWord(int resource_no, int offset);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス
戻り値	正常終了時：読み込んだワード値 エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタの値を読み込みユーザーへ返す関数

【6】ワードブロックリード

int __stdcall ReadWordBlock(int resource_no, int offset, int count, WORD *pbuf);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス count:読込みを行うワード数 pbuf:読み込んだレジスタからの値を保存する先頭アドレス（ポインター）
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	board_no で示されるボードの offset アドレスに存在するレジスタの値を count 回数読み込みユーザーが用意したデータバッファ（ret_value）へ返す関数である。Ret_value データバッファのサイズは count×２（バイト）必要である。

【7】ダブルワードリード

int __stdcall ReadDWord(int resource_no, int offset);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス
戻り値	正常終了時：読み込んだダブルワード値 エラー発生時：エラーコード（負の値）
機能・動作	board_no で示されるボードの offset アドレスに存在するレジスタの値を読み込みユーザーへ返す関数

【8】ダブルワードブロックリード

int __stdcall ReadDWordBlock(int resource_no, int offset, int count, UINT32 *pbuf);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス count:読込みを行うワード数 pbuf:読み込んだレジスタからの値を保存する先頭アドレス（ポインター）
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタの値を count 回数読み込みユーザーが用意したデータバッファ（pbuf）へ返す関数である。pbuf データバッファのサイズは count×４必要である。

【9】バイトライト

int __stdcall WriteByte(int resource_no, int offset, BYTE data);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス data:レジスタへ書き込む値
戻り値	正常終了時：0 エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタへ data を書き込む関数

【10】バイトブロックライト

int __stdcall WriteByteBlock(int resource_no, int offset, int count, BYTE *pbuf);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス count:読込みを行うワード数 pbuf:読み込んだレジスタからの値を保存する先頭アドレス（ポインター）
戻り値	正常終了時：0 エラー発生時：エラーコード（負の値）
機能・動作	board_no で示されるボードの offset アドレスに存在するレジスタへ pbuf バッファーから count 回数書き込みを行う関数である。Pbuf データバッファのサイズは count（バイト）必要である。

【11】ワードライト

int __stdcall WriteWord(int resource_no, int offset, WORD data);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス data:レジスタへ書き込む値
戻り値	正常終了時：0 エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタへ data に保存されているデータを書き込む関数

【12】ワードブロックライト

int __stdcall WriteWordBlock(int resource_no, int offset, int count, WORD *pbuf);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス count:書き込みデータ数 pbuf:レジスタへ書き込む値を保存しているアドレス（ポインター）
戻り値	正常終了時：0 エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタへ pbuf に保存されているデータを書き込む関数。pbuf データバッファのサイズは count×２（バイト）必要である。

【13】ダブルワードライト

int __stdcall WriteDWord(int resource_no, int offset, UINT32 data);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス data:レジスタへ書き込む値
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタへ data に保存されているデータを書き込む関数

【14】ダブルワードブロックライト

int __stdcall WriteDWordBlock(int resource_no, int offset, int count, UINT32 *pbuf);	
引数	resource_no:スタートドライバー関数から返されたボードリソースインデックス offset:操作対象レジスタのオフセットアドレス count:書き込みデータ数 pbuf:レジスタへ書き込む値を保存しているアドレス（ポインター）
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	resource_no で示されるボードの offset アドレスに存在するレジスタへ pbuf に保存されているデータを書き込む関数。pbuf データバッファのサイズは count×４（バイト）必要である。

【15】ドライバーストップ

int __stdcall Stop_Driver(int resource_no);	
引数	resource_no:　ドライバースタート関数から返されたボードリソースインデックス
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	全てのユニットで使用していたメモリリソースを開放し通信を終了する。

【16】ドライバークローズ

int __stdcall Close_Driver(void);	
引数	なし
戻り値	正常終了時：０ エラー発生時：エラーコード（負の値）
機能・動作	全てのボードについてハンドルを開放する。

エラーコード

戻り値	内容
－1	必要な PCI ライブラリが見つからない
－2	ライブラリのデバッグオプションが無効だった
－3	PCI ボードが見つからなかった
－4	ボード番号指定がシステム上の枚数を上回っている
－5	オープンしていないボードをクローズしようとした
－6	定義されていないベースナンバーを参照しようとした
－7	オープンしていないボードに対してアクセスが行われた
－8	リソース範囲不適
－9	内部メモリ確保エラー

第６章　保守、その他

６－１　故障・トラブル等の原因と対処

本ボードは、ＤＯＳ／Ｖパソコンで全数検査の上出荷されています。
お手元での動作確認方法は１－６項に記されています。動作に不具合がある時は、以下の諸点を再点検して下さい。
それでも不明なときは、システム構成等をご記入の上、弊社品質管理部まで御連絡下さい。情報伝達手段としてfax及びEmailを準備しておりますが、ご使用しやすい方の手段をお選びの上、御連絡願います。
一般的に言って、応答速度を求められるときはEmailが、複雑な情報を含む場合はfaxがお勧めだと思います。

再点検、確認ポイント

ボードID

単体で動作させる時､この番号が０以外の設定になっているとハンドラーがユニットを認識しません。実際に起こり得る局面としては、マスタースレーブ接続で使用されていたスレーブユニットを、単独で使用する等の局面が考えられます。

トリガ方法

アナログレベルトリガは、アナログ変換値の値で、アナログエッジトリガは、アナログ変換値の値の変化で、夫々トリガを認識します。そのため、アナログレベルトリガでは、サンプリング開始と同時にトリガ検出が行われることがある一方で、アナログエッジトリガでは、アナログ電圧値がスレッショルドをよぎる変化を起こさないとトリガとして認識しません。詳細については、３－６項を参照して下さい。

デジタル入出力

本ボードのデジタル入力に接続できる信号源はTTL(LS,CMOS等の５Ｖ電源動作素子)に限ります。
それ以外の電源電圧を用いている信号源を接続すると、殆ど一瞬のうちに入力素子が破壊します。
出力についてもTTL信号源以外の信号源に接続することは、即出力素子の破壊を招きます。
本ボードで使用しているデジタル入出力素子の絶対最大定格は－０．６Ｖ～＋７．０Ｖとなっています。

アナログ入力

本ボードの過電圧入力保護は±３５Vが最大です。そのため一瞬であってもこの電圧範囲を超える電圧が印加されるとアナログ入力回路素子の破壊につながります。また、アナログ回路は、デジタル回路と異なり異常電圧が伝播していく可能性が高いため、異常電圧による被害はデジタル回路に比べて大きくなりがちです。

複数チャンネル使用時の各信号源のグランド電位差にも注意が必要です。特に様々な機器からの入力を接続する機会が多いこともあいまって、この原因による回路破壊も時折見られます。予防策としては、夫々の回路を接続する前に、機器間のグランド電位差をテスターなどで確認しておく事があげられます。一般的には交流的な電位差がある場合が多いと考えられますが、直流的な電位差についても確認が必要です。

更に、本ボードのグランド電位は登載されているパソコンのグランド電位と共通であるという点にも注意が必要です。

６－２　修理のときは

本製品使用上の質問・トラブル対応・故障修理などは入手経路の如何にかかわらず、弊社宛に直接御相談下さい。
商社等を経由されても弊社として問題はありませんが、情報交換の密度、修理完了までの時間などの面で多少不利になるのではないかと思われます。
また、導入当初からの不具合については、誤解や情報不足による事が多いので、事前にご相談下さい。
無償修理と有償修理の場合分けにつきましては以下の通りとなります。

納入後１年間は自然故障、及び弊社製造上の問題に起因した事が明らかな故障製品に対して無償修理を行います。

但し保証期間中であっても、次の場合は有償修理となります。

ア　取扱上の不注意、誤用による故障および損傷
イ　弊社以外での修理、改造、分解掃除等による故障および損傷
ウ　泥、砂、水などのかぶり、落下、衝撃等が原因で発生した故障および損傷
エ　火災、地震、水害、落雷その他の天変地異、公害や異常電圧による故障および損傷
オ　保管上の不備（高温多湿の場所等）や手入れの不備による故障
カ　接続している他の機器に起因して故障が生じた場合
キ　その他使用者側の責に帰する故障

また、不良要因が再現されなかった場合につきましては、着払いにより製品を返却させて頂く場合もありますのでご了承下さい。

修理は宅配便によるセンドバックで行います。尚運賃は互いに発送する側が負担するものとします。
出張修理は行っておりません。簡単な故障であれば一週間程度で修理可能ですが、故障状況によっては更に日数を要する事もあります。
また、有償修理の場合の修理料金については、簡単な故障で基本料金￥１０，０００円＋部品代とお考え下さい（事務手数料を含む）。修理費用限度額がある場合は、お申し出頂ければ超過する事が明確になった時点で御連絡いたします。

修理品送付先
〒301-0853
茨城県龍ヶ崎市松ヶ丘３丁目１８番地３
フレックスコア
品質管理部　林
E-mail: support@flexcore.jp
Fax:050-3488-3354

６－３　アナログ入力範囲の再調整

１－６項に示すような形で動作確認を行い、入力範囲やオフセットの変化が認められるときは再調整が必要です。 アナログ回路は経年環境変化に対する保守を定期的に行うことが望ましく、夏冬の使用環境・周囲温度に差がある場合は季節単位、通年安定した使用環境の場合は１～２年に１度は校正することが理想的です。

再調整の方法・手順を以下に記しますが、被調整対象のＦＣＡＤ１０８ＳＰＣＩ－１６MWの他に、高確度の基準電源と高精度の電圧計、各入力を個別に切り替える事ができるスイッチボックス及びWindow XP／Vistaがインストールされたパソコンを準備する必要があります。

６－４　外部制御信号、タイミング等